

低損失デュアル入力 PowerPathを内蔵した 18V、2A 昇降圧 DC/DC コンバータ

特長

- 内蔵の高効率デュアル入力PowerPath™+昇降圧 DC/DCコンバータ
- 理想ダイオードまたは優先 V_{IN} のモード選択
- V_{IN1} および V_{IN2} の電圧範囲: 2.2V ~ 18V
- V_{OUT} の電圧範囲: 2V ~ 18V
- いずれの V_{IN} も V_{OUT} より高い、低い、または等しい値にすることが可能
- $V_{IN} > 6V$ の場合は2A時に5Vを出力
- 1.2MHz低ノイズ固定周波数動作
- 電流モード制御
- 全てNチャンネルのMOSFET内蔵
- PWM動作またはBurst Mode®動作をピンで選択可能
- 独立した高精度のRUNピンしきい値
- 効率: 最大94%
- V_{IN} および V_{OUT} のパワーグッド・インジケータ
- I_Q : スリープ時は50 μ A、シャットダウン時は2 μ A
- 4mm×5mm 24ピンQFNパッケージまたは28ピンTSSOPパッケージ

アプリケーション

- 複数の入力電源が接続されたシステム
- バックアップ電源システム
- 5V出力を得るためのACアダプタ入力またはリチウムイオン電池入力
- 予備電源向けのバッテリー入力またはスーパーキャパシタ入力
- 効率、柔軟性、性能の高い回路へのダイオードORデザイン置き換え

概要

LTC®3118は、インテリジェントな低損失PowerPath制御回路を内蔵した、電圧範囲の広いデュアル入力の同期整流式昇降圧DC/DCコンバータです。独自のパワー・スイッチ・アーキテクチャにより、いずれか一方の入力電源から、入力電圧より値が高い、低い、または等しいプログラム可能な出力電圧を得るまで、効率的な動作を実現します。最大18Vの電圧供給能力により、多種多様なアプリケーションおよび電源に対応する柔軟性と電圧余裕度が得られます。

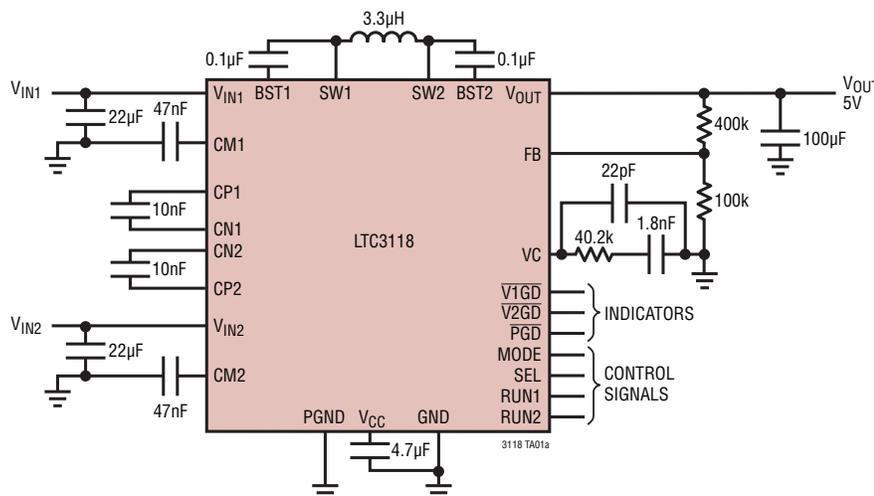
LTC3118は、固定の1.2MHz PWMモード周波数を使用する低ノイズの電流モード・アーキテクチャを採用しており、ソリューションの実装面積が最小限で済みます。軽負荷時に高い効率を得るため、自動Burst Mode動作を選択して、スリープ時に消費する静止電流をわずか50 μ Aに抑えることができます。

システム・レベルの特長として、理想ダイオードまたは V_{IN} の優先モード、 V_{IN} および V_{OUT} のパワーグッド・インジケータ、独立したUVLOしきい値を設定するための高精度のRUNコンパレータ、およびシャットダウン時の出力切断回路を内蔵しています。この他の特長は、2 μ Aのシャットダウン電流、短絡保護、ソフトスタート、電流制限、熱過負荷保護などです。

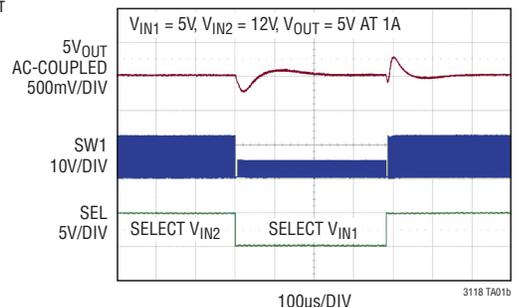
LTC3118は、熱特性が改善された24ピン(4mm×5mm)QFNパッケージおよび28ピンTSSOPパッケージで供給されます。

LT、LTC、LTM、Linear Technology、LinearのロゴおよびBurst Modeはリニアテクノロジー社の登録商標です。PowerPathおよびThinSOTはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。7709976を含む米国特許によって保護されています。

標準的応用例



入力切り替え応答



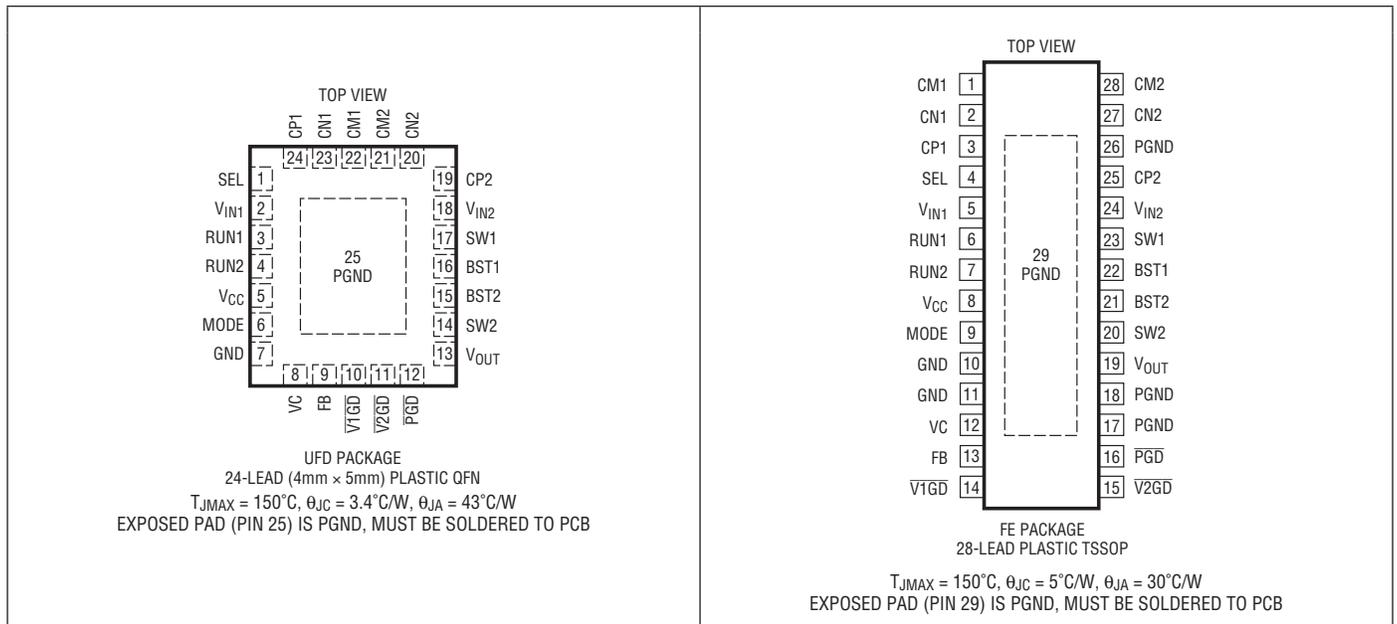
LTC3118

絶対最大定格 (Note 1)

V_{IN1} 、 V_{IN2} の電圧	-0.3V ~ 20V
V_{OUT} 電圧	-0.3V ~ 20V
SW1 DC 電圧 (Note 4)	-0.3V ~ ($V_{IN1} + 0.3V$) または ($V_{IN2} + 0.3V$)
SW2 DC 電圧 (Note 4)	-0.3V ~ ($V_{OUT} + 0.3V$)
BST1 電圧	($SW1 - 0.3V$) ~ ($SW1 + 6V$)
BST2 電圧	($SW2 - 0.3V$) ~ ($SW2 + 6V$)
RUN1、RUN2 の電圧	-0.3V ~ 20V
\overline{PGD} 、 $\overline{V1GD}$ 、 $\overline{V2GD}$ の電圧	-0.3V ~ 20V
CM1、CM2 の電圧	-0.3 ~ 20V

CP1 電圧	($V_{IN1} - 0.3V$) ~ ($V_{IN1} + 6V$)
CP2 電圧	($V_{IN2} - 0.3V$) ~ ($V_{IN2} + 6V$)
V_{CC} 、CN1、CN2 の電圧	-0.3 ~ 6V
MODE、SEL、FB、VC の電圧	-0.3 ~ 6V
動作接合部温度範囲 (Notes 2、3)	
LTC3118E/LTC3118I	-40°C ~ 125°C
LTC3118H	-40°C ~ 150°C
LTC3118MP	-55°C ~ 150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10 秒) TSSOP	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3118EUFD#PBF	LTC3118EUFD#TRPBF	3118	24-Lead (4mm×5mm) Plastic QFN	-40°C to 125°C
LTC3118IUFD#PBF	LTC3118IUFD#TRPBF	3118	24-Lead (4mm×5mm) Plastic QFN	-40°C to 125°C
LTC3118HUFD#PBF	LTC3118HUFD#TRPBF	3118	24-Lead (4mm×5mm) Plastic QFN	-40°C to 150°C
LTC3118MPUFD#PBF	LTC3118MPUFD#TRPBF	3118	24-Lead (4mm×5mm) Plastic QFN	-55°C to 150°C
LTC3118EFE#PBF	LTC3118EFE#TRPBF	3118FE	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3118IFE#PBF	LTC3118IFE#TRPBF	3118FE	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3118HFE#PBF	LTC3118HFE#TRPBF	3118FE	28-Lead Plastic TSSOP	-40°C to 150°C
LTC3118MPFE#PBF	LTC3118MPFE#TRPBF	3118FE	28-Lead Plastic TSSOP	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電气的特性

● は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A \approx T_J = 25^\circ\text{C}$ での値 (Note 2)。
注記がない限り、 V_{IN1} または $V_{IN2} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Operating Voltage Range	V_{IN1} or V_{IN2} , $V_{CC} \geq 2.5\text{V}$	●	2.2		18	V
Output Operating Voltage		●	2		18	V
Undervoltage Lockout Threshold on V_{CC}	V_{CC} Rising, $V_{IN} = 2.5\text{V}$	●	2.2	2.35	2.5	V
Minimum V_{IN} Start-Up Voltage	V_{CC} Powered from V_{IN1} or V_{IN2} ($I_{VCC} = 10\text{mA}$)	●	2.2	2.5	2.65	V
Input Quiescent Current in Shutdown	$RUN1$ and $RUN2 < 0.2\text{V}$			2		μA
Input Quiescent Current in Burst Mode Operation	Active V_{IN1} or V_{IN2} , $\text{FB} = 1.2\text{V}$			50		μA
	Inactive V_{IN1} or V_{IN2} , $\text{FB} = 1.2\text{V}$			5		μA
Input Quiescent Current in PWM Mode Operation	Active V_{IN1} or V_{IN2} , $\text{FB} = 0.8\text{V}$			12		mA
Output Quiescent Current in Burst Mode Operation				1		μA
Oscillator Frequency		●	1000	1200	1400	kHz
Oscillator Frequency Variation	Active $V_{IN} = 3\text{V}$ to 18V			0.1		$\%/V$
Feedback Voltage		●	0.98	1.0	1.02	V
Feedback Voltage Line Regulation	Active $V_{IN} = 3\text{V}$ to 18V			0.2		$\%$
Error Amplifier Transconductance	$\text{VC Current} = \pm 4\mu\text{A}$			80		μS
Feedback Pin Input Current	$\text{FB} = 1\text{V}$			0	50	nA
VC Source Current	$\text{VC} = 0.5\text{V}$, $\text{FB} = 0.8\text{V}$			-14		μA
VC Sink Current	$\text{VC} = 0.5\text{V}$, $\text{FB} = 1.2\text{V}$			14		μA
RUN Pin Threshold: Accurate	$RUN1$ or $RUN2$ Rising	●	1.17	1.22	1.27	V
RUN Pin Hysteresis: Accurate	Accurate RUN (Rising – Falling)			170		mV
RUN Pin Logic Threshold for V_{CC} Enable/Shutdown		●	0.2	0.65	1.15	V
RUN Pin Leakage Current	$RUN1$ or $RUN2 = 4\text{V}$				0.2	μA
V_{CC} Output Voltage	$I_{VCC} = 1\text{mA}$	●	3.5	3.8	4.1	V
V_{CC} Load Regulation	$I_{VCC} = 1\text{mA}$ to 10mA			-1		$\%$
V_{CC} Line Regulation	$I_{VCC} = 1\text{mA}$, $V_{IN} = 5\text{V}$ to 18V			0.5		$\%$
V_{CC} Current Limit	$V_{IN} > 6\text{V}$			60		mA
Average Inductor Current Limit (Note 5)		●	3.0	3.6	5.2	A
Overload Current Limit (Note 5)	Current from V_{IN1} or V_{IN2}			6		A
Reverse Inductor Current Limit (Note 5)	PWM Mode			-200		mA
Maximum Duty Cycle	Percentage of Period SW2 Is Low in Boost Mode	●	90	95		$\%$
	Percentage of Period SW1 Is High in Boost Mode	●	83	88		$\%$
Minimum Duty Cycle	Percentage of Period SW1 Is High in Buck Mode	●			0	$\%$
SW1 and SW2 Forced Low Time	BST1 or BST2 Capacitor Charge Time			100		ns
N-Channel Switch Resistance	Switch A1 (From V_{IN1} to SW1)			80		$\text{m}\Omega$
	Switch A2 (From V_{IN2} to SW1)			120		$\text{m}\Omega$
	Switch B (From SW1 to PGND)			80		$\text{m}\Omega$
	Switch C (From SW2 to PGND)			80		$\text{m}\Omega$
	Switch D (From PV_{OUT} to SW2)			80		$\text{m}\Omega$
N-Channel Switch Leakage	V_{IN2} , V_{IN2} or $V_{OUT} = 18\text{V}$			0.1	10	μA
Soft-Start Time				1		ms
MODE and SEL Threshold Voltage		●	0.3	0.75	1.2	V
MODE and SEL Leakage	$\text{Pin} = 5\text{V}$			0	0.5	μA

LTC3118

電気的特性

- は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A \approx T_J = 25^\circ\text{C}$ での値 (Note 2)。注記がない限り、 V_{IN1} または $V_{IN2} = 5\text{V}$ 、 $V_{OUT} = 5\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN1} Becomes Active Input in Ideal Diode Mode	$V_{IN2} = \text{SEL} = 5\text{V}$ Rising Falling	5	5.4	5.8	V
		4.2	4.6	5	V
$\overline{\text{PGD}}$ Threshold	Percent of FB Voltage Rising	90	94	98	%
$\overline{\text{PGD}}$ Hysteresis	Percent of FB Voltage Falling		-2		%
$\overline{V1GD}$, $\overline{V2GD}$, $\overline{\text{PGD}}$ Low Voltage	$I_{\text{SINK}} = 5\text{mA}$		300		mV
$\overline{V1GD}$, $\overline{V2GD}$, $\overline{\text{PGD}}$ Leakage	$\text{Pin} = 18\text{V}$			1	μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3118は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3112Eは、 $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3118Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲にわたって仕様に適合することが保証されている。LTC3118Hは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の動作接合部温度範囲にわたって仕様に適合することが保証されている。LTC3118MPは $-55^\circ\text{C} \sim 150^\circ\text{C}$ の動作接合部温度範囲にわたって仕様に適合することが保証され、テストされている。高い接合部温度は動作寿命に悪影響を及ぼす。 125°C を超える温度では動作寿命はディレーティングされる。

最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まる。接合部温度 (T_J ($^\circ\text{C}$))は周囲温度 (T_A ($^\circ\text{C}$))および電力損失 (PD (W))から次式に従って計算される。

$$T_J = T_A + (\text{PD} \cdot \theta_{JA}), \text{ここで、}\theta_{JA}\text{はパッケージの熱インピーダンス。}$$

Note 3: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

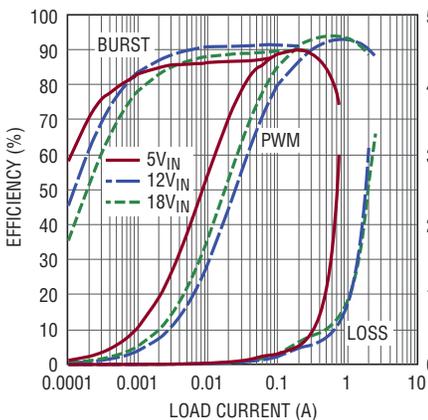
Note 4: デモボード、またはデータシートやアプリケーションノートに使用または説明されているような良好なレイアウト方法が使用されれば、絶対最大定格で規定されているDC制限値を超える電圧トランジェントがスイッチ・ピンにかかっても、通常動作が中断されることはない。

Note 5: 電流の測定は、LTC3118がスイッチング動作を行っていないときに行われる。動作時に測定される電流制限値はやや高くなり、コンパレータとインダクタの伝搬遅延の値により、逆電流しきい値は低くなる場合がある。

標準的性能特性

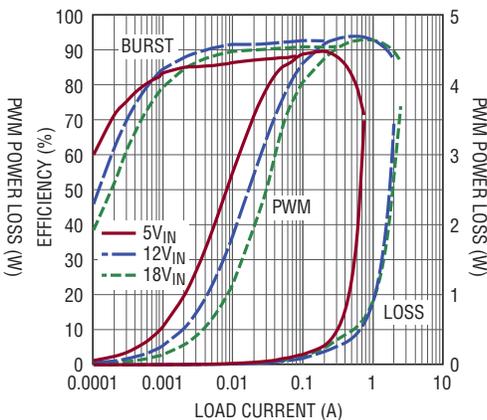
注記がない限り、 $T_A = 25^\circ\text{C}$ 。

$V_{OUT} = 12\text{V}$ 、効率および電力損失と V_{IN1} からの負荷電流



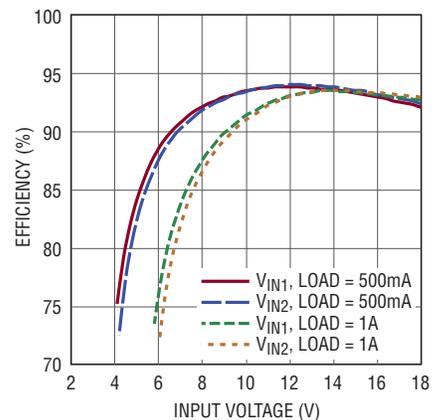
3118 G01

$V_{OUT} = 12\text{V}$ 、効率および電力損失と V_{IN2} からの負荷電流



3118 G02

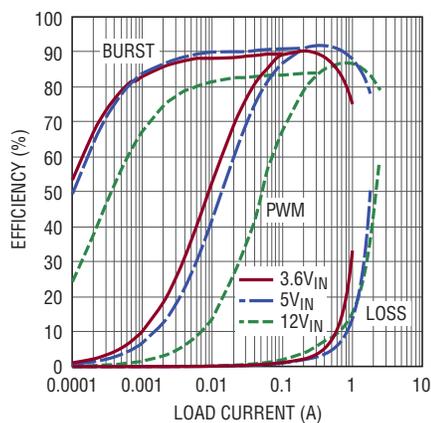
12V_{OUT} の効率と500mAおよび1Aの負荷電流での V_{IN1} または V_{IN2} 電圧



3118 G03

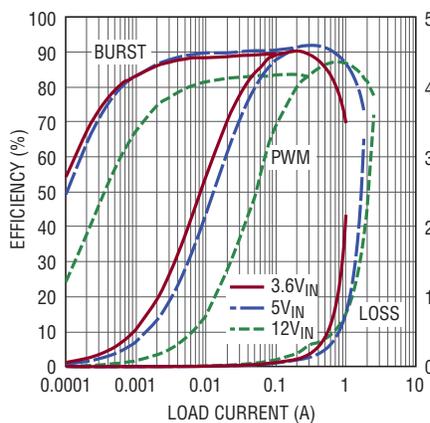
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

$V_{OUT} = 5V$ 、効率および電力損失と V_{IN1} からの負荷電流



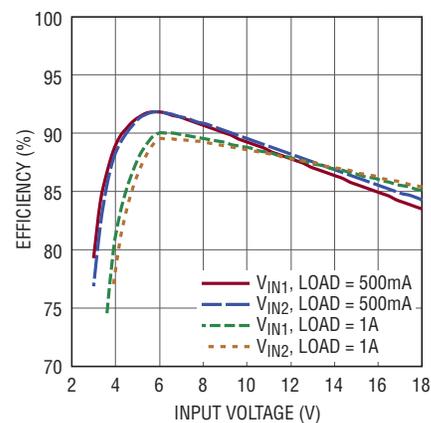
3118 G04

$V_{OUT} = 5V$ 、効率および電力損失と V_{IN2} からの負荷電流



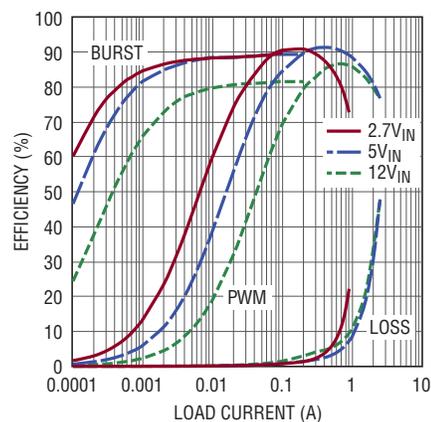
3118 G05

$5V_{OUT}$ の効率と $500mA$ および $1A$ の負荷電流での V_{IN1} または V_{IN2} 電圧



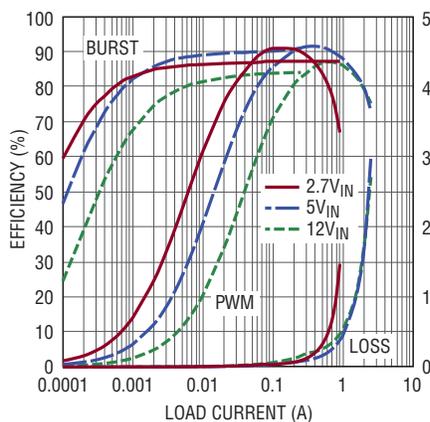
3118 G06

$V_{OUT} = 3.3V$ の効率および電力損失と V_{IN1} からの負荷電流



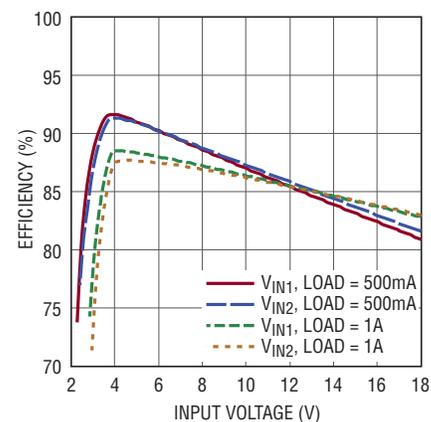
3118 G07

$V_{OUT} = 3.3V$ の効率および電力損失と V_{IN2} からの負荷電流



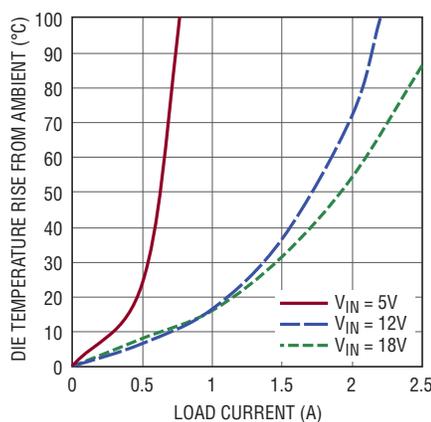
3118 G08

$3.3V_{OUT}$ の効率と $500mA$ および $1A$ の負荷電流での V_{IN1} または V_{IN2} 電圧



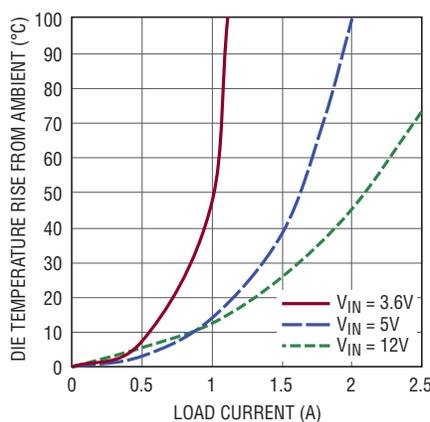
3118 G09

ダイ温度の上昇と負荷電流 ($V_{OUT} = 12V$ 、4層 LTC3118 デモ・ボード)



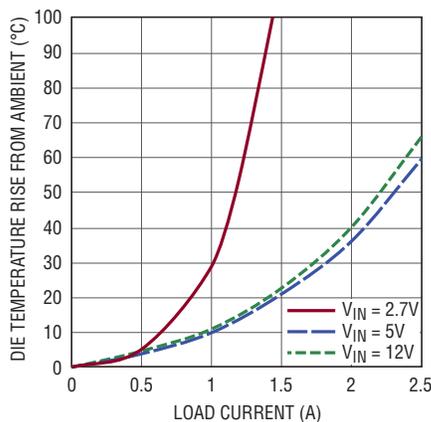
3118 G10

ダイ温度の上昇と負荷電流 ($V_{OUT} = 5V$ 、4層 LTC3118 デモ・ボード)



3118 G11

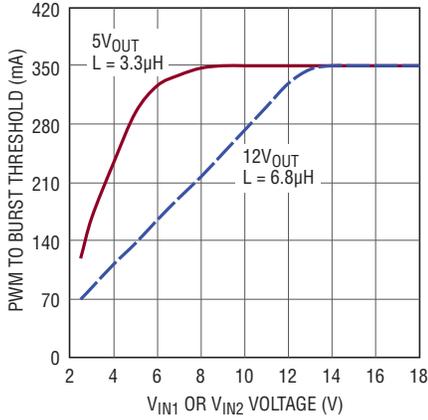
ダイ温度の上昇と負荷電流 ($V_{OUT} = 3.3V$ 、4層 LTC3118 デモ・ボード)



3118 G12

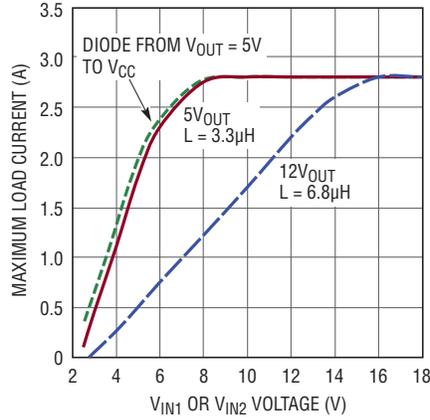
標準的性能特性

PWMからBurst Modeへ移行するしきい値と V_{IN}



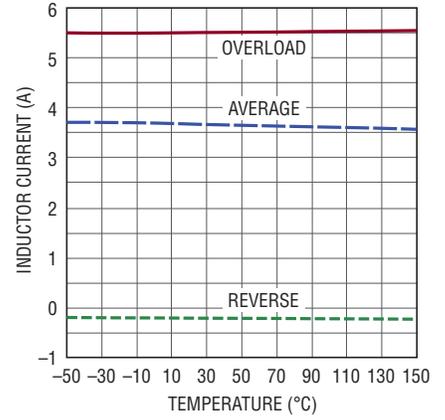
3118 G13

最大負荷電流と V_{IN} (PWMモード)



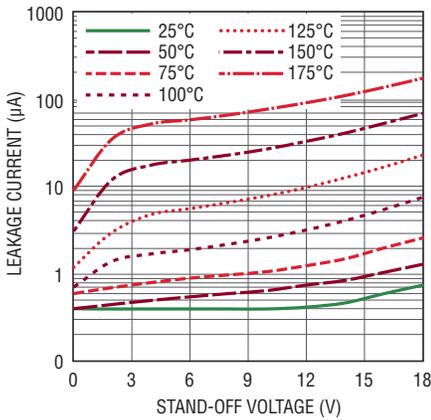
3118 G14

インダクタの過負荷、平均、および逆電流制限と温度



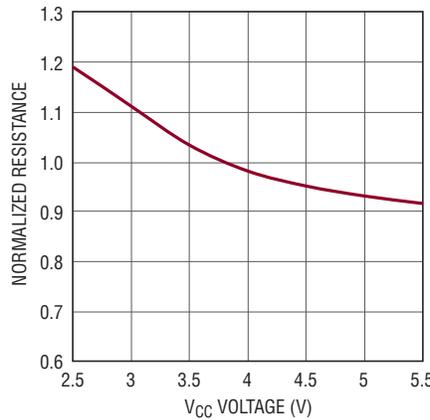
3118 G15

NチャネルMOSFETの漏れ電流とダイ温度およびスタンバイ電圧



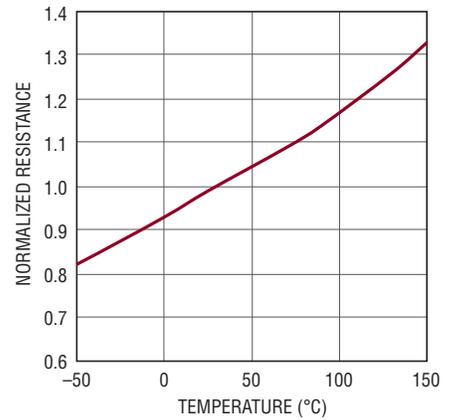
3118 G16

正規化したN-MOSFETの抵抗と V_{CC}



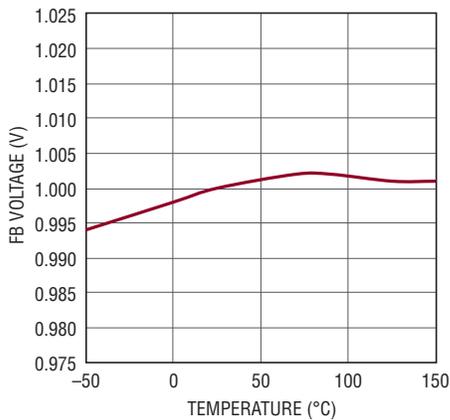
3118 G17

正規化したNチャネルMOSFETの抵抗とダイ温度



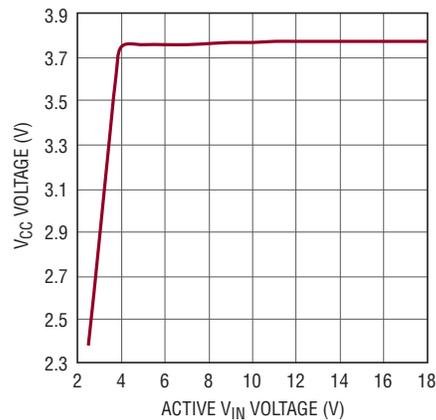
3118 G18

FB 設定電圧と温度



3118 G19

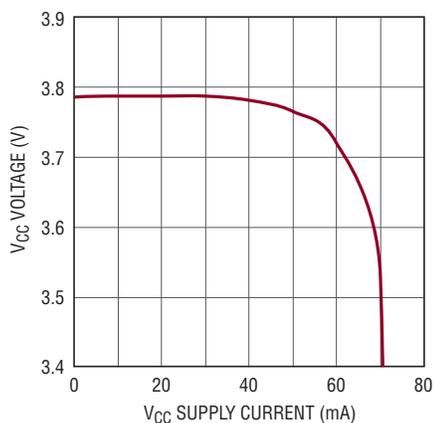
V_{CC} とアクティブ V_{IN}



3118 G20

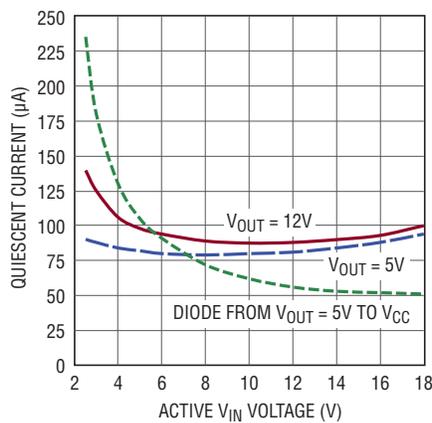
標準的性能特性

V_{CC}と電流制限を示す電源電流 (V_{IN} > 5V)



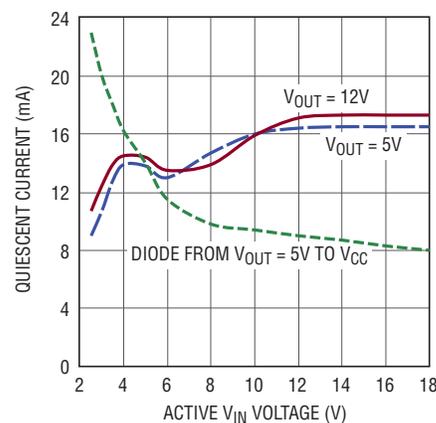
3118 G21

Burst Modeでの無負荷時のアクティブV_{IN}電流



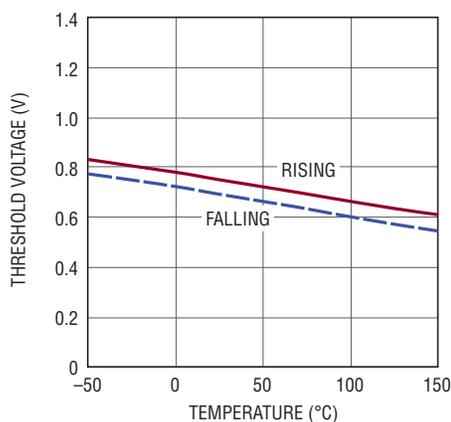
3118 G22

PWMでの無負荷時のアクティブV_{IN}電流



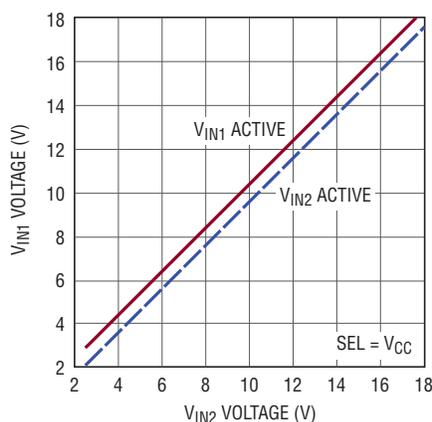
3118 G23

MODEおよびSELのロジックしきい値



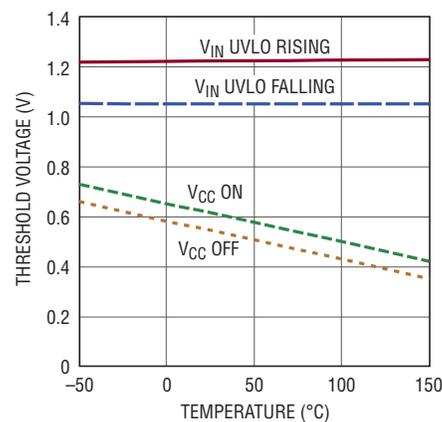
3118 G24

理想ダイオード・モードでのヒステリシス付きアクティブV_{IN}



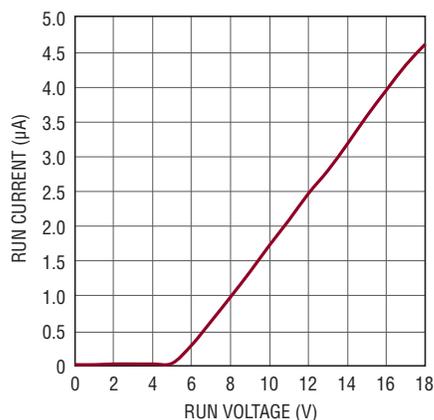
3118 G25

V_{IN} UVLOおよびV_{CC}をイネーブルするためのRUN1およびRUN2のしきい値



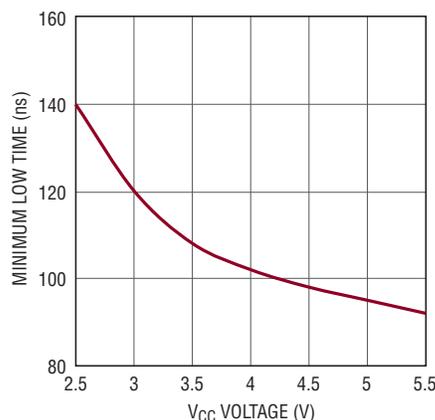
3118 G26

RUN1およびRUN2の電流と電圧



3118 G27

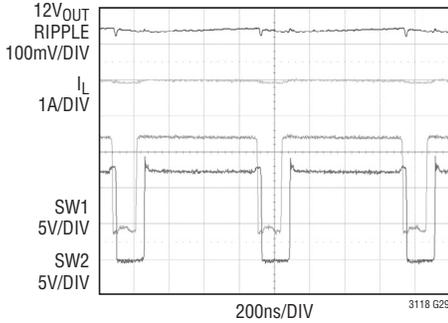
SW1、SW2の最小“L”時間とV_{CC}



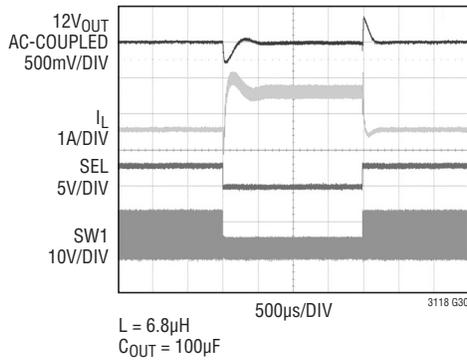
3118 G28

標準的性能特性

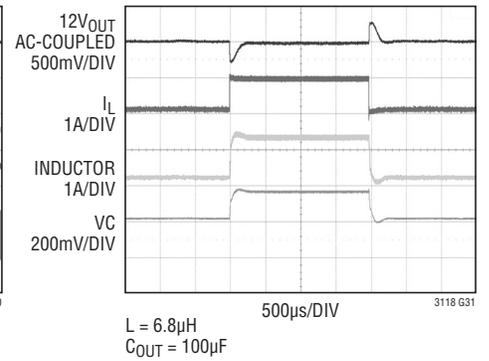
スイッチと V_{OUT} の波形
($12V_{IN}$ 、 $12V_{OUT}$)



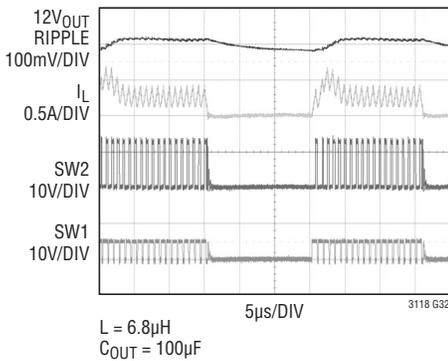
$12V_{IN2}$ から $5V_{IN1}$ への切り換え時の
波形 ($V_{OUT} = 12V$ 、 $500mA$ の負荷)



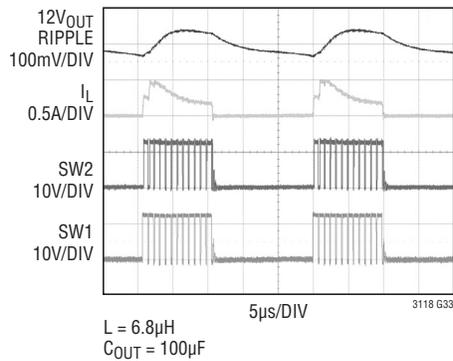
PWM モードの $100mA$ から $1A$ への
負荷ステップ ($12V_{IN}$ 、 $12V_{OUT}$)



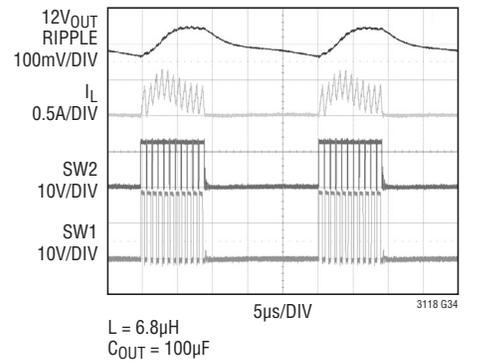
$5V_{IN}$ の Burst Mode の波形
($12V_{OUT}$ 、 $50mA$)



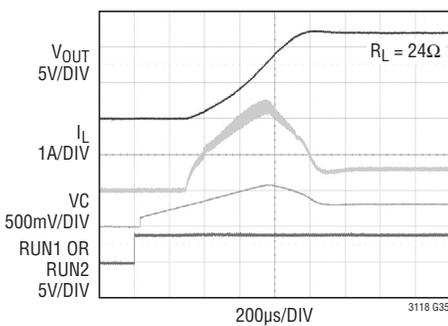
$12V_{IN}$ の Burst Mode の波形
($12V_{OUT}$ 、 $100mA$)



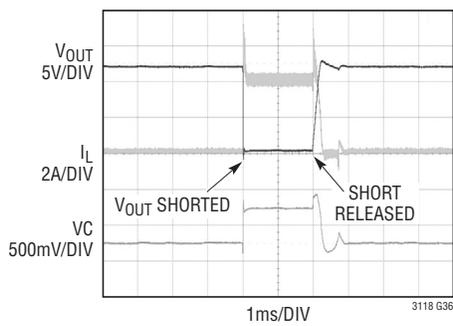
$18V_{IN}$ の Burst Mode の波形
($12V_{OUT}$ 、 $100mA$)



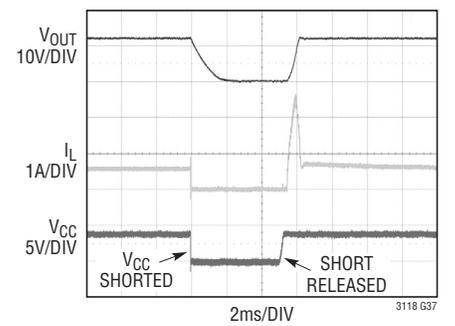
$500mA$ の負荷でのソフトスタート
時の波形 ($12V_{IN}$ 、 $12V_{OUT}$)



V_{OUT} の短絡時の応答と回復の波形
($12V_{IN}$ 、 $12V_{OUT}$)



V_{CC} の短絡時の応答と回復の波形
($12V_{IN}$ 、 $12V_{OUT}$ 、 $500mA$ の負荷)



ピン機能 (QFN/TSSOP)

SEL (ピン1/ピン4) : 入力選択ピン。

SEL = ロジック“L”(グランド) : V_{IN1} 優先モード。RUN1と V_{IN1} の電圧がそれぞれのしきい値を超えた場合、コンバータは V_{IN1} から動作します。これらの条件を満たさない場合、コンバータは、RUN2と V_{IN2} の電圧がそれぞれのしきい値を超えている間、 V_{IN2} から動作します。

SEL = ロジック“H”(V_{CC}に接続) : 理想ダイオード・モード。コンバータは、 V_{IN1} または V_{IN2} のいずれか高い方の電圧から動作します。

V_{IN1} (ピン2/ピン5) : コンバータの第1入力電圧源。22 μ F以上のセラミック・デカップリング・コンデンサを、このピンからグランドに、できるだけデバイスに近づけて接続します。理想ダイオード・モード (SEL = 1) では、 V_{IN1} が V_{IN2} よりも高く、 V_{IN1} が内部UVLOしきい値よりも高く、かつRUN1が1.22Vよりも高い場合に、この入力を選択されます。優先モード (SEL = 0) では、 V_{IN1} がその内部UVLOしきい値よりも高く、かつRUN1が1.22Vよりも高い場合に、この入力を選択されます。

この入力は、 V_{IN1} とSW1の間に $R_{DS(ON)}$ の低いMOSFETを備えているため、高い効率が重視される電源を接続して使用することを検討してください。

RUN1 (ピン3/ピン6) : デバイスをイネーブルおよびディスエーブルし、 V_{IN1} のUVLOしきい値を設定するための入力。コンバータをイネーブルするには、RUN1の電圧を1.22Vよりも高くします。このピンを V_{IN1} とグランドの間の抵抗分割器に接続すると、2.2Vを超える V_{IN1} のUVLOしきい値を設定できます。RUN1とRUN2の両方をロジック“L”に引き下げると、デバイスは低電流シャットダウン状態になります。

RUN2 (ピン4/ピン7) : デバイスをイネーブルおよびディスエーブルし、 V_{IN2} のUVLOしきい値を設定するための入力。コンバータをイネーブルするには、RUN2の電圧を1.22Vよりも高くします。このピンを V_{IN2} とグランドの間の抵抗分割器に接続すると、2.2Vを超える V_{IN2} のUVLOしきい値を設定できます。RUN1とRUN2の両方をロジック“L”に引き下げると、デバイスは低電流シャットダウン状態になります。

V_{CC} (ピン5/ピン8) : 内部V_{CC}レギュレータの出力電圧。これは、内部ドライバ回路用の電源ピンです。4.7 μ Fのセラミック・コンデンサを使用してこの出力をバイパスします。このピンは、最大5.5Vの外部電源によってバックドライブすることができます。V_{CC}は、コンバータがどの入力から動作するかに応じて、 V_{IN1} または V_{IN2} のいずれかから生成されます。

MODE (ピン6/ピン9) : PWMまたは自動Burst Modeモード選択ピン。

MODE = ロジック“L”(グランド) : 自動Burst Mode動作をイネーブルします。

MODE = ロジック“H”(V_{CC}に接続) : PWMモード動作を適用します。

GND (ピン7/ピン10、11) : デバイスの信号グランド。このピンとグランド・プレーンの間で、短い直接のPCBパスを提供します。

VC (ピン8/ピン12) : 平均インダクタ電流の設定に使用される電圧エラーアンプの出力。このピンとグランドの間にRCを接続して、電圧ループ補償を設定します。平均電流ループは内部で補償されます。

FB (ピン9/ピン13) : 電圧エラーアンプへの帰還入力。 V_{OUT} とグランドの間の抵抗分割器に接続します。出力電圧は、 $V_{OUT} = 1 + (R1/R2)$ の式に従って、2V~18Vの範囲で調節できます。

$\overline{V1GD}$ (ピン10/ピン14) : V_{IN1} とRUN1の両方がそれぞれのしきい値を超えたときにグランドに引き下げられるオープンドレイン・インジケータ。このピンから正電源にプルアップ抵抗を接続します。

$\overline{V2GD}$ (ピン11/ピン15) : V_{IN2} とRUN2の両方がそれぞれのしきい値を超えたときにグランドに引き下げられるオープンドレイン・インジケータ。このピンから正電源にプルアップ抵抗を接続します。

\overline{PGD} (ピン12/ピン16) : V_{OUT} が設定された出力電圧の92%を超えたときにグランドに引き下げられるオープンドレイン出力。このピンから正電源にプルアップ抵抗を接続します。

V_{OUT} (ピン13/ピン19) : 安定化出力電圧。このピンとグランドの間に47 μ F以上のセラミックまたは低ESRデカップリング・コンデンサを接続します。コンデンサはできるだけデバイスの近くに配置し、 V_{OUT} とGNDまでのトレースを短く、幅広くします。

SW2 (ピン14/ピン20) : スイッチ・ピン。インダクタの片側に接続します。EMIを減らすため、PCBのトレースをできるだけ短く、幅広くしてください。

BST2 (ピン15/ピン21) : ハイサイドNチャネルMOSFETゲート駆動用のブートストラップされるフロート電源。0.1 μ Fコンデンサを経由して、できるだけデバイスに近づけてSW2に接続します。

ピン機能 (QFN/TSSOP)

BST1 (ピン16/ピン22) : V_{IN1} または V_{IN2} のハイサイドNチャネルMOSFETゲート駆動用のブートストラップされるフロート電源。0.1 μ Fコンデンサを経由して、できるだけデバイスに近づけてSW1に接続します。このコンデンサは、SW1と、 V_{IN1} または V_{IN2} のいずれかとの間に接続されたNチャネルMOSFETのゲートを駆動します。

SW1 (ピン17/ピン23) : スイッチ・ピン。インダクタの片側に接続します。EMIを減らすために、PCBの配線をできるだけ短く、幅広くしてください。

V_{IN2} (ピン18/ピン24) : コンバータの第2入力電圧源。22 μ F以上のセラミック・デカップリング・コンデンサを、このピンからグラウンドに、できるだけデバイスに近づけて接続します。理想ダイオード・モード (SEL = 1) では、 V_{IN2} が V_{IN1} よりも高く、 V_{IN2} が内部UVLOしきい値よりも高く、かつRUN2が1.22Vよりも高い場合に、この入力を選択されます。優先モード (SEL = 0) では、 V_{IN1} がその内部UVLOしきい値よりも低いか、RUN1が1.05Vよりも低い場合にのみ、この入力を選択されます。

この入力は、 V_{IN2} と SW1 の間に $R_{DS(ON)}$ の高い MOSFET を備えているため、変換効率がわずかに低下することを許容できる電源を接続して使用することを検討してください。

CP2 (ピン19/ピン25) : V_{IN2} の上側NチャネルMOSFETのチャージポンプ・コンデンサの正端子。このピンは、 V_{IN2} がアクティブな場合に、 V_{IN2} と $V_{IN2} + V_{CC}$ の間で切り替わります。

CN2 (ピン20/ピン27) : V_{IN2} の上側NチャネルMOSFETのチャージポンプ・コンデンサの負端子。このピンは、 V_{IN2} がアクティブな場合に、 V_{CC} と GND の間で駆動されます。10nFのセラミック・コンデンサを、CN2とCP2の間に接続します。このピンをモニタして、 V_{IN2} からの動作を示すことができます。

CM2 (ピン21/ピン28) : V_{IN2} と SW1 の各NチャネルMOSFET間の共通接続用のフィルタ・ピン。このピンとグラウンド・プレーンの間に47nFのコンデンサを接続します。

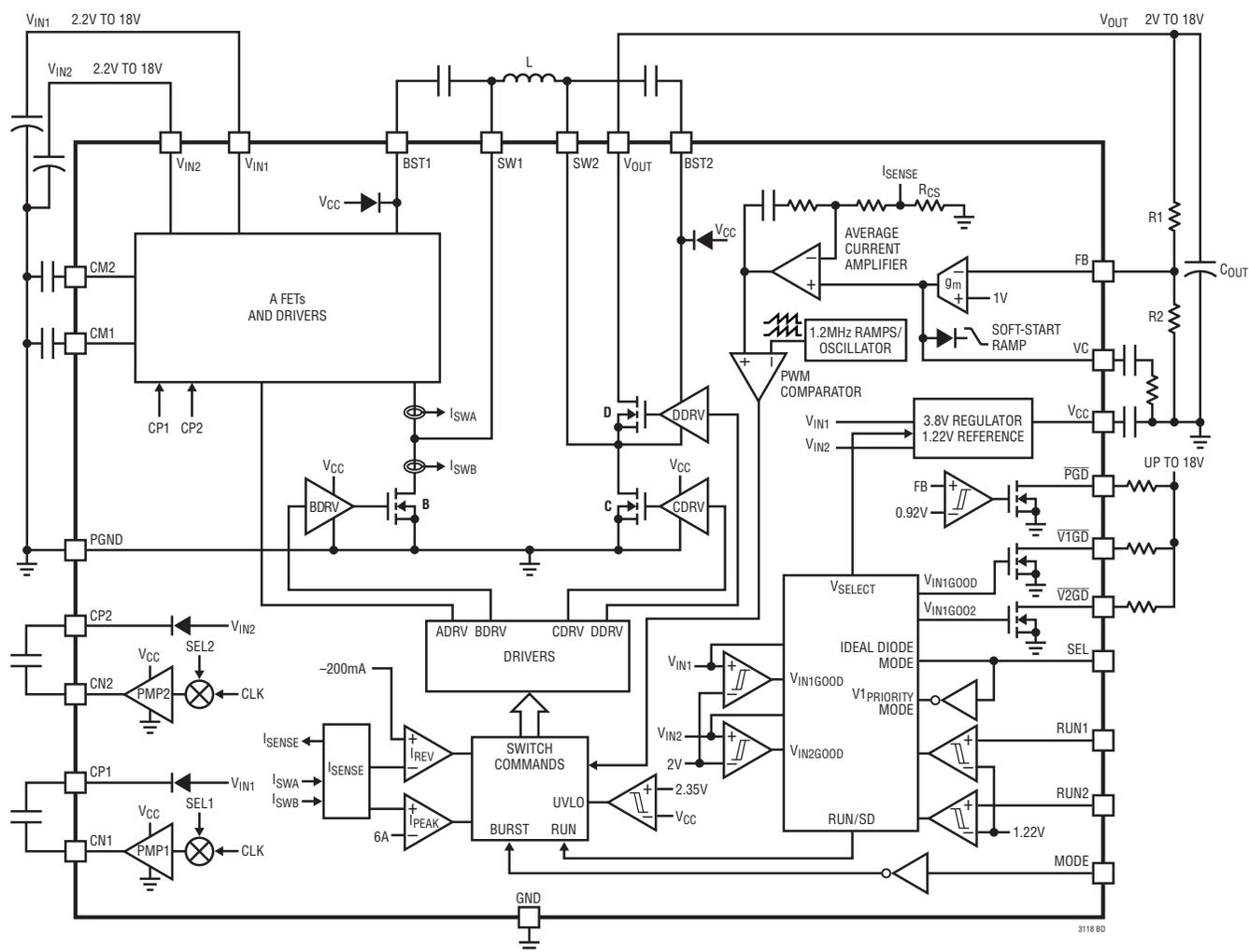
CM1 (ピン22/ピン1) : V_{IN1} と SW1 の各NチャネルMOSFET間の共通接続用のフィルタ・ピン。このピンとグラウンド・プレーンの間に47nFのコンデンサを接続します。

CN1 (ピン23/ピン2) : V_{IN1} の上側NチャネルMOSFETのチャージポンプ・コンデンサの負端子。このピンは、 V_{IN1} がアクティブな場合に、 V_{CC} と GND の間で駆動されます。10nFのセラミック・コンデンサを、CN1とCP1の間に接続します。このピンをモニタして、 V_{IN1} からの動作を示すことができます。

CP1 (ピン24/ピン3) : V_{IN1} の上側NチャネルMOSFETのチャージポンプ・コンデンサの正端子。このピンは、 V_{IN1} がアクティブな場合に、 V_{IN1} と $V_{IN1} + V_{CC}$ の間で切り替わります。

PGND (露出パッドのピン25/ピン17、18、26、露出パッドのピン29) : デバイスの電源グラウンドです。露出パッドはプリント回路基板のグラウンド・プレーンに半田付けする必要があります。露出パッドは、電源グラウンド接続として、また熱をダイから外部に放散する手段として役立ちます。

ブロック図



動作

はじめに

LTC3118は、2.2V～18Vの広い入力電圧範囲で動作可能なデュアル入力、電流モード、モノリシック昇降圧DC/DCコンバータです。出力電圧は、2V～18Vの範囲で設定でき、2Aを超える負荷電流を供給できます。LTC3118は、SELピンの状態に応じて V_{IN1} または V_{IN2} のいずれかから動作します。SELをロジック“H”に設定した場合、 V_{OUT} は最も高い有効な入力電圧から給電されます。SELがロジック“L”になると、十分な入力電圧が存在すれば、 V_{OUT} は V_{IN1} から給電されます(優先モード)。内部の低 $R_{DS(ON)}$ Nチャネル電力スイッチによってソリューションの複雑さを低減し、効率を最大化します。

独自のスイッチ・アルゴリズムにより、昇降圧コンバータは、入力電圧が出力電圧を上回るまたは下回る、あるいは出力電圧と等しい場合でも、出力電圧レギュレーションを維持します。昇圧動作モードと降圧動作モードの間ではシームレスに移行して、過渡電流やサブハーモニック・スイッチングが発生しません。そのためこのデバイスは、ノイズの影響を受けやすいアプリケーションにとって理想的な製品です。LTC3118は、1.2MHzの固定公称スイッチング周波数で動作し、ソリューションの小型化と高効率との間での理想的なトレードオフを提供します。電流モード制御によって、固有の入力線間電圧の除去、簡易的な補償、および高速負荷トランジェント応答を行います。LTC3118はBurst Mode動作機能も備えており、MODE入力ピンによってこの機能を選択できます。LTC3118は、Burst Mode動作において、電圧レギュレーションの維持に必要なときのみコンバー

タを動作させることによって、出力負荷が軽い状態で極めて高い効率を実現します。Burst Mode動作を選択した場合に負荷が大きくなると、LTC3118は自動的に固定周波数PWMモードに移行します

5V V_{OUT} アプリケーションの場合、Burst Mode動作での入力静止電流は、内部LDOレギュレータが出力電圧にブートストラップされた状態で低下できます。アプリケーションが極度の低ノイズを必要とする場合、MODEピンによって、連続的なPWM動作を選択することもできます。また、LTC3118は、 V_{IN} ごとに、正確に抵抗で設定可能なRUNコンパレータのヒステリシス付きしきい値を備えています。これにより、昇降圧DC/DCコンバータは、各 V_{IN} の電源電圧に応じて、ユーザーが選択した電圧しきい値でオン/オフすることができます。広い電圧範囲と高い効率を備えるLTC3118は、要求の厳しい多くの電源システムに適しています。

電力段のトポロジー

LTC3118のデュアル入力電力段スイッチと、それらに関連するゲート・ドライバのトポロジーを図1に示します。LTC3118は、 V_{IN1} からSW1への経路と V_{IN2} からSW1への独立したスイッチ経路を内蔵しており、選択された入力と非アクティブな入力の間を絶縁します。この構成により、入力電源の各電圧レベルにかかわらず、理想ダイオード・モードまたは V_{IN1} 優先モードをイネーブルして、いずれかの入力電源からの変換が可能になります(SELピンの説明を参照)。

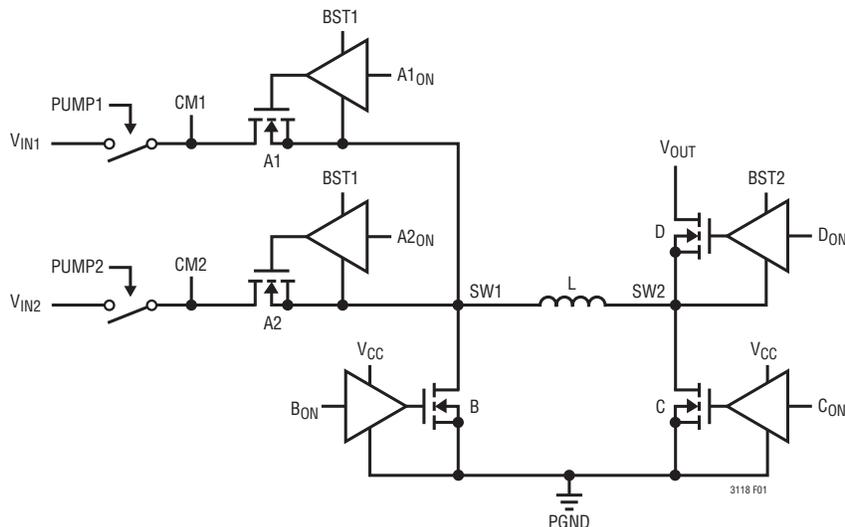


図1. LTC3118のデュアル入力の電力段

動作

V_{IN1} からの動作が選択された場合、PUMP1は、図に示すように V_{IN1} と $CM1$ の間で R_{DSON} の低い静止スイッチを接続します。次に、スイッチA1は、PWM回路からの指示に従って、BST1とSW1の間の浮動コンデンサから給電されて、各スイッチング・サイクルの一部の期間、駆動されます。 V_{IN1} から動作する場合、PUMP2とA2はディスエーブルされます。

V_{IN2} からの動作も同様に実現できますが、PUMP2が V_{IN2} を $CM2$ に接続し、A2がPWMから指示される点が異なります。 V_{IN2} からの動作では、PUMP1とA1がディスエーブルされて、 V_{IN1} から絶縁します。

PWMモードの動作

LTC3118は、MODEピンが“H”の場合や、コンバータの負荷電流が高いためにPWMモード動作が強制された場合、電流モード制御ループを使用して、1.2MHzの固定周波数で動作します。PWMモードでは、出力電圧リップルが最小限に抑えられ、低ノイズのスイッチング周波数スペクトラムが生成されます。独自のスイッチング・アルゴリズムにより、全ての動作モードにわたって動作モード間をシームレスに移行し、平均インダクタ電流、インダクタ・リップル電流、およびループの伝達関数の不連続性を除去します。これらの利点により、効率が向上し、ループの安定性が改善され、出力電圧リップルが小さくなります。PWMモードの動作では、入力および出力の電圧に関係なく、SW1とSW2の両方がサイクルごとに遷移します。内部の制御ループ・コマンドにตอบสนองして、内部のパルス幅変調器がスイッチの適正なデューティ・サイクルを生成し、出力電圧のレギュレーションを維持します。

高い入力電圧から低い出力電圧に降圧する場合、コンバータが降圧モードで動作し、SW2の最小“L”時間(標準100ns)を除き、全スイッチング・サイクルの間スイッチDがオンのままになります。スイッチが“L”である間、スイッチCがオンになって強制的にSW2を“L”にし、BST2とSW2の間の浮動コンデンサを充電します。これによって、BST2で、スイッチDのゲート・ドライバの電源レールが確実に維持されます。スイッチA1(またはA2)とスイッチBのデューティ・サイクルは、降圧モードで出力電圧レギュレーションを維持するようにPWM回路によって調整されます。

入力電圧が出力電圧より低いと、コンバータは昇圧モードで動作します。スイッチA1(またはA2)は、スイッチの最小“L”時間(標準100ns)を除き、全スイッチング・サイクルの間オンのままになります。スイッチが“L”である間、スイッチB

がオンになって強制的にSW1を“L”にし、BST1とSW1の間の浮動コンデンサを充電します。これによって、BST1で、スイッチA1(またはA2)のゲート・ドライバの電源レールが確実に維持されます。スイッチCとスイッチDのデューティ・サイクルがPWM回路によって調整されて、昇圧モードでの出力電圧レギュレーションが維持されます。

発振器

LTC3118は、内部発振器によって、1.2MHzの公称固定周波数で動作します。これによって、小型の外付け部品を使用しながらDC/DCコンバータの効率を最大化できます。

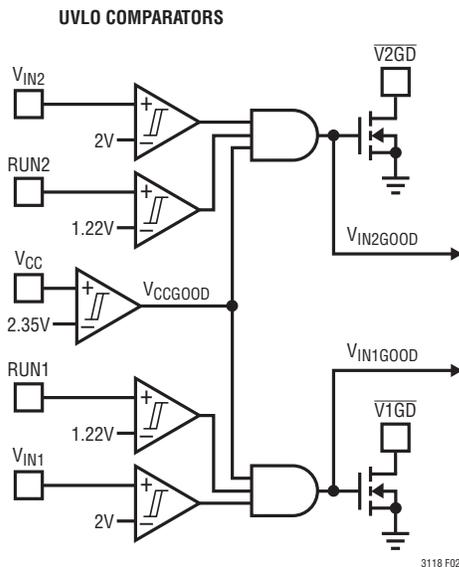
入力選択ロジックと V_{IN} パワーグッド・インジケータ

LTC3118の入力選択回路の簡略回路図を図2に示します。 V_{IN1} 、 V_{IN2} 、および V_{CC} のUVLOコンパレータは、正しい動作を保証する最小動作電圧を設定します。 V_{CC} は、いずれかの入力からの動作が可能になる前に、2.35Vを超える必要があります。 V_{CC} が有効になった後に、いずれかの入力は、LTC3118がスイッチングをイネーブルする前に、2V(標準)を超える必要があります。最後に、動作をイネーブルするために、各入力に対応するRUNピンの電圧が1.22Vを超える必要があります。この条件は、適切なRUNピンが対応する V_{IN} に接続された場合(例えば、RUN1が V_{IN1} に接続された場合)は満たされますが、抵抗分割器を使用して、最小 V_{IN} UVLOよりも高く正確にRUNピンを設定する場合は満たされません。 V_{CC} ピン、 V_{IN} ピン、およびRUNピンのUVLOの詳細については、後のセクションで説明します。

UVLO条件が満たされると、内部の $V_{IN1GOOD}$ または $V_{IN2GOOD}$ (あるいはその両方)がアサートされて、LTC3118が動作可能になります。各 V_{INGOOD} 信号とSELピンの状態がロジックでデコードされて、選択される入力電源を決定します(図2の表を参照)。

オープンドレイン・インジケータ・ピン $\overline{V1GD}$ および $\overline{V2GD}$ は、内部の各 V_{INGOOD} 信号によって駆動され、入力で低電圧状態が発生したことをシステムに警告するために使用できます。外付けプルアップ抵抗を、これらのピンと最大18Vの任意の電源電圧との間に接続することができます。これらのピンは、Burst Mode動作においても、有効な入力電圧によって“L”に引き下げられるため、無負荷時の最小静止電流が重要になるアプリケーションの場合は、高い値の抵抗を使用することを推奨します。

動作



入力電圧選択ロジック			
SELピン	V _{IN1GOOD}	V _{IN2GOOD}	選択されるV _{IN}
1 IDEAL DIODE MODE	1	1	Highest V _{IN}
	1	0	V _{IN1}
	0	1	V _{IN2}
	0	0	No Switching
0 PRIORITY MODE	1	1	V _{IN1}
	1	0	V _{IN1}
	0	1	V _{IN2}
	0	0	No Switching

図2. 簡略化された入力選択ロジックとV_{IN}パワーグッド・インジケータ

SELがロジック“L”の場合、V_{IN1GOOD}が“H”になるための条件が満たされると、LTC3118は、V_{IN1}が動作用に選択されるV_{IN1}優先モードで動作します。優先モードでV_{IN1GOOD}が“L”になった場合、V_{IN2} (GOOD)がアサートされると、LTC3118はV_{IN2}からの動作に戻り、V_{OUT}への給電を維持します。

SELがロジック“H”になると、LTC3118は理想ダイオード・モードで動作します。このモードでは、V_{OUT}は、V_{INGOOD}信号が“H”になっている最も高い入力電圧源から給電されます。400mVのヒステリシスを備える内部コンパレータが入力電圧をモニタし、どちらの電圧が高いかを決定します。PWM動作時に、このコンパレータの状態が変化すると、スイッチングが6クロック・サイクルの間一時停止し、その後、他の入力電源から再開します。約250μsのフィルタ/時定数によって、入力間で急速な遷移が発生するのを防ぎます。優先モードと同様に、

V_{INGOOD}信号のうちのいずれかが“L”になると、LTC3118は、出力への給電を維持するために、他の入力から動作します。両方のV_{INGOOD}信号が、いずれかのモードで“L”になると、LTC3118はV_{OUT}に電力を供給しなくなります。

V_{OUT}のパワーグッド・インジケータ

V_{OUT}のパワーグッド・インジケータは、図2に示すV_{1GD}ピンおよびV_{2GD}ピンに類似したオープンドレイン出力ピンです。PGDは、FBピンをモニタする内部コンパレータによって駆動されます。FBが0.92V (V_{OUT}が8%低下)未滿になると、PGDがオープン状態になり、外付け抵抗によって“H”に引き上げられて、出力電圧が安定状態ではないことを示すことができます。パワーグッド・コンパレータは、グリッチを抑制するためのフィルタを内蔵しています。

動作

電流モード制御

LTC3118は、図3に示すように、平均電流モード制御をパルス幅変調器で使用します。電流モード制御(平均方式とよく知られたピーク方式の両方)には、簡易的なループ補償、負荷トランジェントに対する高速応答、固有の線間電圧の除去などの、他の制御方式よりも優れたメリットがあります。

図3を参照すると、内部高利得トランスコンダクタンス・エラーアンプ(V_{AMP} で示される)が、FBピンに接続された電圧分割器を通じて V_{OUT} をモニタし、出力(VC)を供給しています。この出力は、適切なインダクタ電流レベルを設定するために、電流モード制御ループによって使用されます。安定性を確保するために、外付け周波数補償部品(R_Z 、 C_{P1} 、および C_{P2})をVCとGNDの間に設置する必要があります。これらの部品を決定する手順については、このデータシートの「アプリケーション情報」に記載されています。VCは、内部で、高利得の内蔵オペアンプ(図3では I_{AMP} として示される)の非反転入力に接続されています。平均電流アンプの反転入力、利得設定

抵抗 R_{A1} を介してインダクタ電流検出抵抗 R_{CS} に接続されます。また、この入力、 R_{A2} および C_A で構成される内部周波数補償ネットワークを介して、その出力(I_{COMP})に接続されます。平均電流アンプの出力は、サイクルごとのデューティ・サイクル・コマンドを昇降圧PWM回路に提供します。

平均電流アンプへの非反転リファレンス・レベル入力はVCであり、帰還入力または反転入力、インダクタ電流検出回路から駆動されます。インダクタ電流検出回路は、スイッチA1(またはA2)およびBを介して交互に電流を測定します。この検出回路の出力によって、抵抗 R_{CS} の両端に、電圧に変換されるインダクタ電流波形に似た電圧が発生します。 V_{OUT} に接続されたパワー・コンバータの負荷が増加した場合、 V_{OUT} のレベルが瞬間的にわずかに低下し、電圧エラーアンプの反転動作によってVCの電圧レベルが増加します。最初にVCの電圧が増加すると、平均電流アンプの出力(I_{COMP})が瞬間的に増加して、強制的にデューティ・サイクルを大きくします。デューティ・サイクルの増加によって、インダクタ電流レベルが高くな

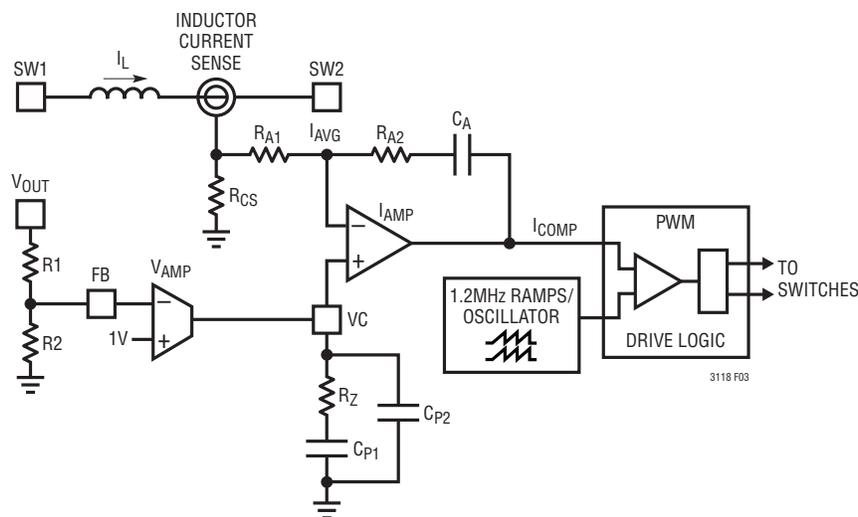


図3. 平均電流モード制御ループ

動作

り、最終的に R_{CS} の両端の平均電圧が上昇します。 R_{CS} の電圧の平均値が V_C と等しくなると、 I_{COMP} の電圧が反転して前のレベルに非常に近づき、PWMに入力され、より高いこの新しいインダクタ電流レベルで電圧レギュレーションを維持する適切なデューティ・サイクルを強制します。平均電流アンプは、積分器として構成されています。そのため、定常状態では、平均電流アンプの反転入力 (R_{CS} の両端の電圧) に加えられる電圧の平均値は、その非反転入力の電圧 V_C と等しくなります。その結果、電圧レギュレーションを維持するために、インダクタ電流の平均値が制御されます。 V_C から入力される駆動電圧によって電流源が制御されるため、電流アンプとPWM全体を簡略化できます。このため、 V_C は、一般に電流コマンドと呼ばれます。 V_C の電圧は、平均インダクタ電流に直接比例します。この仕組みは、多くのアプリケーションに役立つことがわかっています。

電圧エラーアンプは、電圧分割器を通して V_{OUT} をモニタし、必要に応じて電流コマンドを調整してレギュレーションを維持します。そのため電圧エラーアンプは、外側の電圧レギュレーション・ループを制御します。平均電流アンプは、 V_C を介した電圧エラーアンプ出力の指示どおりにインダクタ電流を調整します。一般に平均電流アンプは、内部電流ループ・アンプと呼ばれます。平均電流モード制御方式は、平均電流アンプを積分器として構成することによってピーク電流の代わりに平均電流を制御する点を除き、ピーク電流モード制御に似ています。この違いによって、ピーク電流モード制御に備わる大部分のメリットを生かしながら、ピーク電流モード制御に特有のピークと平均の電流比の誤差を除去します。

平均電流モード制御では、ピーク電流モード制御とは異なり、内部電流ループを適切に補償する必要があります。補償ネットワークは、 V_{OUT} のレギュレーション誤差を最小限に抑えるために、高いDC利得を備える必要があり、指示された電流レベルを過渡負荷ステップに従って素早く変更するために、高い帯域幅を備える必要があります。内部ループ補償部品は、LTC3118の内部で固定されています。電圧ループの外部補償は、「アプリケーション情報」のセクションで説明されており、ピーク電流モード制御に使用される手法に類似しています。

インダクタ電流検出と最大出力電流

LTC3118は、電流制御ループの一部として、昇降圧コンバータのインダクタ電流を測定する電流検出回路を備えています (図3参照)。この回路は、スイッチA1 (またはA2) およびBを介して別々に電流を測定し、それらに比例する出力電流を生成します。これらの出力電流は、電流検出抵抗 R_{CS} で合計されます。検出されたスイッチAおよびBの電流は、インダクタ電流の電圧の複製を R_{CS} に形成します。この電圧は、前のセクションで説明したように、平均電流アンプが使用します。

電圧アンプの出力 (V_C) は、内部で1Vの公称値にクランプされます。平均インダクタ電流は、 V_C に比例します。そのため、1Vのクランプは、内部電流ループによってプログラム可能な最大平均インダクタ電流を設定します。電流検出アンプの利得と R_{CS} の値を考慮すると、最大平均インダクタ電流は、3.6A (標準) になります。降圧モードでは、出力電流はインダクタ電流 I_L にほぼ等しくなります。

$$I_{OUT(BUCK)} \approx I_L \cdot 0.85$$

各スイッチング・サイクルでのSW1/SW2の強制的な“L”時間 (100ns) の間、一時的にインダクタが V_{OUT} と V_{IN} から切断されて、降圧モードと昇圧モードのいずれの場合にも、規定されたインダクタ電流に対して出力電流がわずかに減少します。昇圧モードでは、出力電流は次式によって平均インダクタ電流とデューティ・サイクルに関連付けられます。

$$I_{OUT(BOOST)} \approx I_L \cdot (1 - D)$$

ここで、Dはコンバータのデューティ・サイクルです。

昇圧モードでの出力電流がデューティ・サイクル(D)によって減少するため、降圧モードでの定格出力電流は、昇圧モードのときよりも常に大きくなります。また、昇圧モードの動作では、降圧モードと比較して、規定された出力電流に対してより高いインダクタ電流が必要になるため、昇圧モードでの効率は、パワー・スイッチでの導通 ($I_L^2 \cdot R_{DS(ON)}$) 損失が大きくなることによって低下します。これによって、昇圧モードでの出力電流能力がさらに低下します。ただし、どちらの動作モードでも、インダクタのピーク・トゥ・ピーク・リップル電流は、出力電流能力の決定において大きな役割を果たしません。

動作

「標準的性能特性」セクションのPWMモードでの最大負荷電流能力のグラフでは、入力電圧と負荷電流を供給する能力との関係を、 $V_{OUT} = 5V$ および $12V$ で示しています。降圧モードでは、入力電圧が V_{OUT} よりも $1V$ 以上高い場合、LTC3118は $2A$ を超える負荷電流を供給できます。昇圧モードでは、出力電流能力は、前述の式で示したように、昇圧率またはデューティ・サイクル(D)によってさらに減少します。

過負荷電流制限と逆電流コンパレータ

内部電流検出波形は、ピーク過負荷電流(I_{PEAK})コンパレータと逆電流(I_{REV})コンパレータによって使用されます。 I_{PEAK} 電流コンパレータは、 I_{SENSE} をモニタし、インダクタ電流レベルが内部の最大しきい値を超えると、通常のPWM動作を中断します。このしきい値は、電流制御ループの最大平均電流レベルを約 60% を超える値です。内部電流検出波形がこのレベルを超えると、LTC3118は、スイッチA1(またはA2)をシャットオフすることによって、インダクタを V_{IN} から切り離し、インダクタの電流が高くなるのを防ぎます。 I_{PEAK} 回路は、各スイッチング・サイクルの終了時に、発振器のクロックによってリセットされます。出力短絡状態(V_{OUT} が約 $1V$ 未満に放電される)が生じたことによって過負荷コンパレータが作動した場合、LTC3118はソフトスタート・イベントを開始して、デバイス内の電力損失を低く保ちます。短絡が取り除かれると、LTC3118は通常どおり再起動します。短絡発生時に、インダクタ電流が I_{PEAK} に達するのを平均負荷電流ループによって防ぐことができる場合、ソフトスタートは開始されませんが、電流ループの最大電流能力が 40% 低下して、電力損失を低減します。

LTC3118は、 $-200mA$ の公称値に設定された逆電流コンパレータを内蔵しています。内部電流検出波形が変化して内部で設定された逆電流しきい値を下回ると、LTC3118はスイッチDをオフにしてインダクタを V_{OUT} から切断し、出力コンデンサの急速な放電を防ぎます。 I_{REV} 回路は、スイッチング・サイクルの終了時に、発振器のクロックによってリセットされます。

Burst Mode 動作

MODEピンを“H”に保つと、LTC3118は自動Burst Mode動作に設定されます。その結果、昇降圧DC/DCコンバータは、規定された平均インダクタ電流を超えると通常の連続PWMスイッチングで動作し、このレベルを下回ると自動的に省電力Burst Mode動作に移行します。 V_{IN} と V_{OUT} のさまざまな組み合わせに対するBurst Mode移行しきい値の決定については、このデータ・シートの標準的性能特性のセクションを参照してください。

出力負荷が軽い場合にMODEを“L”に保った状態で、出力電圧が公称レギュレーション・レベルに達すると、LTC3118はスタンバイ状態またはスリープ状態に移行します。スリープ状態ではPWMのスイッチングが停止し、デバイスの必須でない機能が全てパワーダウンして、LTC3118の静止電流が大幅に低下します。これによって、出力負荷が軽い場合に全体的な電力変換効率が大きく向上します。スリープ中はコンバータが動作しないため、出力電圧は、出力負荷抵抗と出力コンデンサの値によって決まる率で緩やかに減少します。出力電圧がわずかに減少すると、LTC3118が始動して通常のPWMスイッチング動作を再開し、 V_{OUT} の電圧が以前のレベルに回復するまで動作します。負荷が非常に軽い場合、LTC3118は、 V_{OUT} を回復するために数サイクルの間スイッチするだけですが、長時間スリープすることができます。これによって、変換効率が大幅に向上します。

動作

ソフトスタート

LTC3118のソフトスタート回路によって、初期電源投入時の突入電流と出力電圧オーバーシュートが最小限に抑えられます。ソフトスタートに必要なタイミング・コンポーネントがLTC3118の内部に存在し、約1msの標準ソフトスタート期間を発生させます。内部のソフトスタート回路によって、VCでのエラーアンプの出力が緩やかに立ち上がります。この立ち上がりの間、デバイスの電流コマンドは、ゼロから始まって緩やかに増加します。初期パワーアップ後に、ソフトスタートは、V_{CC}でのUVLO、V_{IN1GOOD}およびV_{IN2GOOD}の両方のデアサート、サーマル・シャットダウン、またはV_{OUT}の短絡によってリセットされる場合があります。

V_{CC}レギュレータ

内部の低ドロップアウト・レギュレータ(LDO)は、アクティブな入力V_{IN1}またはV_{IN2}から、公称3.8Vレールを発生します。V_{CC}レールは、BSTピンのコンデンサを含めて、LTC3118の内部制御回路とパワーデバイスのゲート・ドライバに電力を供給します。V_{CC}レギュレータは、暗電流を低減するためにシャットダウン時にディスエーブルされ、1つのRUNピンをロジックしきい値より上に強制することによってイネーブルされます。V_{CC}レギュレータには電流制限による保護機能が搭載されており、LDOレールの偶発的な短絡に対して保護します。5V V_{OUT}アプリケーションでは、外付けショットキ・ダイオードを介して、V_{OUT}からV_{CC}に電力を供給できます。この手法は、一般にブートストラップと呼ばれます。ブートストラップによって、特にアクティブV_{IN}が高い場合に大幅に効率を向上し、2Vの最小入力電圧定格での動作も可能にします。詳細については、「アプリケーション情報」セクションの「5V V_{OUT}または外部電源によるV_{CC}レギュレータのブートストラップ」を参照してください。

低電圧ロックアウト

LTC3118の低電圧ロックアウト(UVLO)回路は、V_{IN1}とV_{IN2}の両方の電圧またはV_{CC}の電圧がそれぞれのUVLOしきい値を下回った場合に、内部パワースイッチの動作をディスエーブルします(図2を参照)。V_{IN}ごとに1つのUVLO回路、およびV_{CC}をモニタする1つのUVLO回路という、3つのUVLO回路があります。V_{IN}のUVLOコンパレータの下降時電圧しきい値は1.8V(室温での標準)です。V_{CC}の電圧がUVLOしきい値を超えている間、両方の入力電圧がこのレベルを下回ると、1つのV_{IN}が2Vを超えるまでスイッチングはディスエーブルされます。V_{CC}のUVLOコンパレータの下降時電圧しきい値は2.2V(標準)です。1つのV_{IN}がUVLOしきい値レベルを超えている間、V_{CC}がこのしきい値を下回ると、V_{CC}が2.35Vを超えるまでデバイスの動作はディスエーブルされます。

特定のアプリケーションによっては、これらのUVLOしきい値のいずれかを、動作に必要な最小入力電圧に影響を与える制限要因にすることができます。LTC3118のV_{CC}レギュレータは、V_{IN1}またはV_{IN2}のいずれかアクティブな方を電源入力に使用します(「入力選択ロジックとV_{IN}パワーグッド・インジケータ」のセクションを参照)。V_{CC}がブートストラップされない場合、アクティブV_{IN}およびV_{CC}の間に電圧降下が存在します。このドロップアウト電圧は、V_{CC}に加わる負荷に比例します。この負荷は、内部パワースイッチへのゲート電荷に起因します。このデータシートの「標準的性能特性」に、V_{IN1}(またはV_{IN2})とV_{CC}の間のドロップアウト電圧に関する情報が記載されています。

V_{CC}がブートストラップされる(ショットキ・ダイオードを経由してV_{OUT}から、または補助電力レールから電力が供給される)アプリケーションでは、(起動後に)動作するための最小入力電圧は、V_{IN}のUVLOしきい値(標準1.8V)によってのみ制限されます。**注意：ブートストラップ電圧がLTC3118のV_{OUT}から供給され、独立した電力レールではない場合、初期起動に必要な最小入力電圧が最小V_{CC}電圧(標準2.35V)によって制限されたままになります。**

動作

RUN1ピンおよびRUN2ピンのコンパレータ

RUN1とRUN2の両方を強制的にロジック“L”にすると、LTC3118は低電流シャットダウン状態になります。いずれかのピンの電圧が0.65Vのロジックしきい値を超えると、図4(a)に示すように、デバイスの特定の機能がイネーブルされます。また、RUN1ピンとRUN2ピンには高精度のコンパレータが内蔵されているため、これらのピンに外付け抵抗分割器を追加して、 V_{IN1} および V_{IN2} の立ち上がりおよび立ち下がりオン/オフしきい値をそれぞれ独自に設定できます。いずれかのRUNピンの電圧が上昇して、その高精度コンパレータのしきい値(公称1.22V)を超えると、昇降圧コンバータの全ての機能がイネーブルされ、スイッチングが開始されます。ただし、 V_{IN} および V_{CC} の各UVLO回路がクリアされていることが前提になります(図2を参照)。

RUN1とRUN2の両方が高精度コンパレータのしきい値を下回ると、昇降圧コンバータはスイッチングを停止しますが、両方のRUNピンがロジックしきい値を下回らない限り、 V_{CC} レギュレータと制御回路は給電されたままです。したがって、デバイスを完全にシャットダウンして V_{IN} の電流を2 μ A(標準)未満に減らすには、両方のRUNピンを必ず0.2Vの最低ロジック

しきい値よりも下げる必要があります。RUN1とRUN2は、高電圧にすることができる入力ですが、これらのピンで発生する可能性のあるラッチ状態を防ぐために、200kよりも高い値の抵抗を介して、 V_{IN1} 電源および V_{IN2} 電源にそれぞれ接続する必要があります。RUNピンは、規定された電圧範囲内で、 V_{IN} または V_{OUT} を超えて駆動することができます。いずれかのRUNピンが5Vより上に強制されると、次式によって求められる小電流をシンクします。

$$I_{RUN} \approx \frac{V_{RUN} - 5V}{3M\Omega}$$

図4(a)に示すオプションの抵抗分割器を追加することにより、RUNピンを使用して、プログラム可能なオンしきい値とオフしきい値を設定できます。

この昇降圧コンバータは、いずれかのRUNピンの電圧が1.22Vに達するとイネーブルされます。したがって、 V_{IN} のオン電圧しきい値は、次の式から得られます。

$$V_{TURNON} = 1.22V \left(1 + \frac{R_T}{R_B} \right)$$

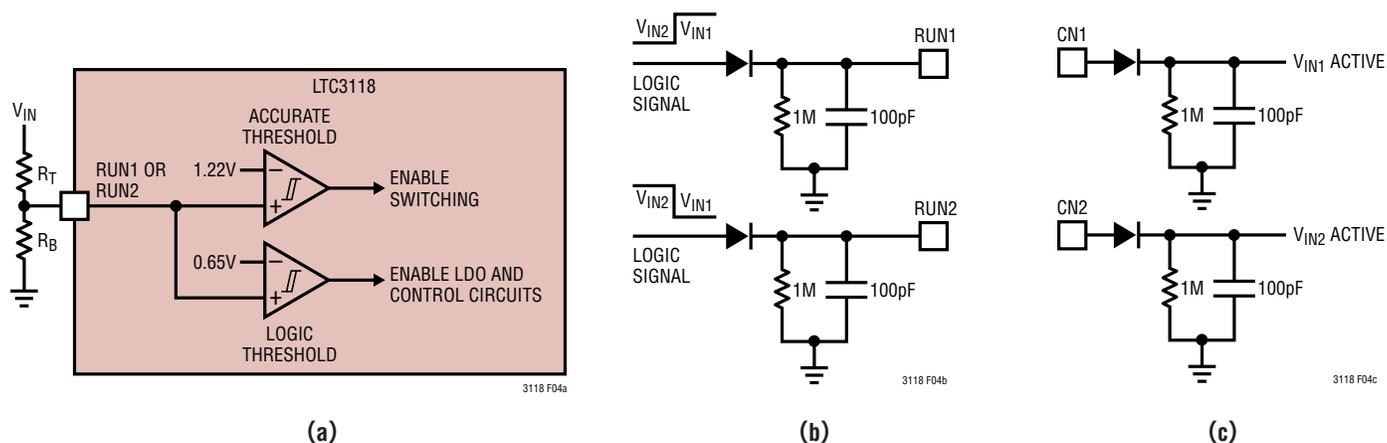


図4. (a) RUN1ピンまたはRUN2ピンの高精度コンパレータ、(b) オーバーラップ・タイミングを設定した V_{IN} の手動選択、(c) アクティブ V_{IN} インジケータ

動作

RUNコンパレータは約170mVの内部ヒステリシスを備えているため、オフしきい値はオンしきい値より約15%低くなります。言い換えると、特定の入力からのスイッチングをディスエーブルするRUNコンパレータの内部しきい値レベルは、1.05Vです。

$$V_{\text{TURN OFF}} = 1.05V \left(1 + \frac{R_T}{R_B} \right)$$

RUNコンパレータは比較的ノイズの影響を受けにくい部品ですが、PCBレイアウト、 R_T と R_B (図4(a))の非常に大きな抵抗値、またはノイズを発生する部品への近接が原因で、ノイズ・ピックアップが不可避となり、オン・レベルとオフ・レベルが中断される問題が生じる場合があります。そのような場合、 R_B の両端に小さい値のフィルタ・コンデンサを追加して、正しい動作を確保できます。

優先モード動作または理想ダイオード・モード動作の選択

優先モード (SEL=0)

通常は1つの電源からの給電が望ましいため、優先モード動作がほとんどのアプリケーションに推奨されます。優先モードでは、主入力が V_{IN1} に接続され、補助入力が V_{IN2} に接続されます。LTC3118は、RUN1回路または最小 V_{IN1} UVLO回路によって有効な V_{IN2} からの動作に移行するまで、 V_{IN1} からの動作を維持します。 V_{CC} がバックフィードされて2.5Vを超えて維持されない限り、**優先モードでは、RUN1のオフしきい値によって、2.5Vを超える最小 V_{IN1} を設定することが重要になります。**これによって、 V_{IN1} 電源の喪失時に V_{IN2} からの動作に移行する前に、 V_{CC} がUVLOしきい値に達した場合に、意図しないソフトスタート・サイクルが発生するのを防ぎます。

特に昇圧モードで V_{OUT} が安定化状態を失うのを防ぐために、アプリケーションの最大負荷電流に応じて、RUN1とRUN2の最小 V_{IN} オフしきい値を2.5Vよりも十分高く設定することが必要になる場合があります。「標準的性能特性」にある最大負荷電流と V_{IN} のグラフを参照してください。 V_{IN1} または V_{IN2} が3.8Vよりも低い場合の最大負荷電流能力は、図7に示すように V_{CC} を5Vにブートストラップすると改善できます。

理想ダイオード・モード (SEL=1)

後で説明するように、低ESR電源を使用するシステム、または2つの入力の動作範囲を別に設定することができるシステムの場合、LTC3118で理想ダイオード・モード動作を使用できます。理想ダイオード・モードでは、内部コンパレータが V_{IN1} および V_{IN2} の両方の電圧をモニタして、どちらの入力電圧が高いかを決定します。このコンパレータは、約800mVのヒステリシスを備えており、各電源電圧が等しい場合にデバイスが2つの入力の間でスイッチングするのを防ぎます。また、このコンパレータは、250 μ sのフィルタ遅延を備えており、入力間で急速にスイッチングしないようにして、不規則な動作を防ぎます。LTC3118が入力間でスイッチングすると、1つの電源から供給される電流が、他の電源に移行する前に一時停止されます。各電源のインピーダンスと、 V_{OUT} で負荷をサポートするために必要な入力電流量に応じて、1つまたは両方の入力の電圧リップルが、コンパレータのヒステリシスを超える可能性があります。

例えば、両方の入力電源が300m Ω のインピーダンスを持っていて、2Aの電流がアクティブな電源から流れる場合、入力の切り換え時に、入力に600mVのステップが発生し、コンパレータの800mVの標準ヒステリシスに近づきます。各入力電圧が等しい場合、LTC3118は、高負荷電流で、 V_{IN1} からの動作と V_{IN2} からの動作の間で切り替わることがあります。そのようなシステムには、優先モードでの動作が推奨されます。ただし、RUNピンを設定して、一方の入力の最小動作電圧が他方の入力の最大電源電圧を超えるように設定できる場合を除きます。優先モードと同様に、最小 V_{IN} 動作電圧は、RUNピンによって V_{CC} UVLOよりも高く設定する必要があり、最大負荷電流をサポートする必要がある場合は、さらに高く設定します。低ESRの100 μ F~220 μ Fのアルミ電解コンデンサを両方の入力ピンに近づけると、 V_{IN} の切り換え時に、一部のアプリケーションやベンチ評価セットアップに存在するケーブル・インダクタンスに起因する共振リングングを抑えることができます。

動作

V_{IN} の手動選択回路

V_{IN2} を V_{IN1} よりも高い電圧に接続した場合、SELピンを使用して、 V_{IN1} と V_{IN2} を手動で切り替えることができます。その場合、両方のRUNピンを、それらの1.22Vのしきい値を超えてアサートしたままにする必要があります。LTC3118は、SELが“L”の場合は V_{IN1} 電源から動作し、SELが“H”の場合は、さらに高い V_{IN2} 電源から動作します。

相対電圧が不明な場合に V_{IN} を手動で選択する必要があるシステムでは、いくつかの点に注意してRUNピンを使用できます。各RUNピンは、ノイズ・イベントによって意図しないオン/オフが発生する可能性を減らすために、フィルタを内蔵しています。ターンオン遅延は、電源挿入時の誘導性リングングを管理するために、標準で50 μ sになります。したがって、デバイスの瞬間的なシャットダウンと、その後のソフトスタート・サイクルを防ぐために、アサートされたRUN1信号とRUN2信号のオーバーラップ時間を100 μ sよりも長くすることを推奨します。

このオーバーラップ・タイミングをシステムのマイクロコントローラで設定できない場合は、図4(b)のような外部回路を各RUNピンに追加することができます。この回路を追加すると、図に示すように、 V_{IN1} と V_{IN2} を交互にオン/オフして駆動することができます。ダイオードは、高速なターンオン経路を提供します。この経路では、 V_{OUT} が切り換え時に低下するのを防ぐために、GNDへのRC遅延を約100 μ sに設定します。

アクティブ V_{IN} インジケータ

$\overline{V1GD}$ および $\overline{V2GD}$ インジケータをモニタすることで、 V_{IN1} または V_{IN2} が、前述したように内部UVLO回路およびRUNピンの分割器ネットワークに基づいて、十分な電圧に達したかどうかを判定できます。アプリケーションによっては、どの V_{IN} がアクティブでどの V_{IN} が非アクティブかを示す表示が必要になる場合があります。この表示は、CN1およびCN2チャージポンプ・ピンと、図4(c)のような外部回路を使用して実装できます。この図のダイオードとRCネットワークは、PWMモードでスイッチングし、スリープ時に“H”に保たれるアクティブなCNピンのピーク検出およびフィルタを提供します。非アクティブ V_{IN} のCNピンは、“L”に保たれます。

アプリケーション情報

熱に関する検討事項

LTC3118のパワー・スイッチは、内部電流制限しきい値までの電流で連続的に動作するように設計されています。ただし、高電流レベルで動作しているときは、デバイス内部でかなりの熱が発生する可能性があります。さらに、 V_{CC} レギュレータは、アクティブ V_{IN} が高い場合に大きな熱を発生することがあります。これによって、デバイスの総電力損失が増加します。このデータ・シートの別の場所で説明しているように、5V出力のアプリケーションの V_{CC} をブートストラップすることによって、この電力損失の項を本質的に除去し、大幅に効率を改善することができます。

デバイスから熱を除去する方法を提供し、LTC3118が最大定格出力電流を供給できるようにするため、デバイスの温度環境に関して注意深く検討する必要があります。特に、QFNパッ

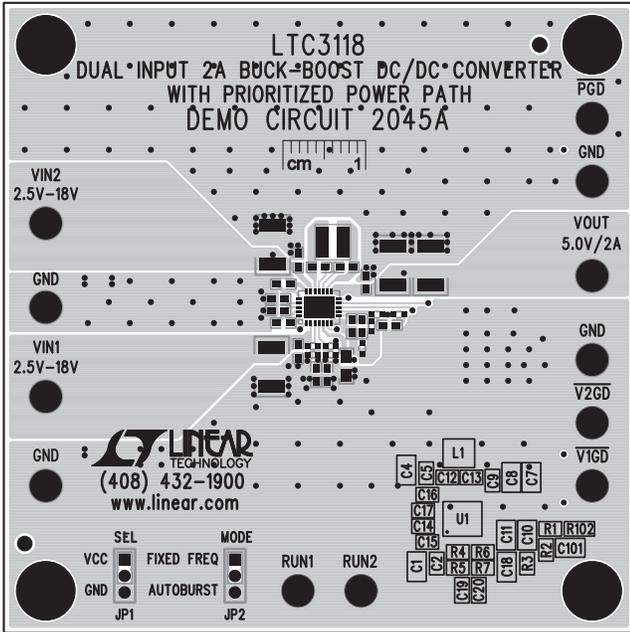
ケージとFEパッケージの両方の露出ダイアタッチ・パッドをPCB上の銅層に半田付けし、デバイス・パッケージからの熱伝導が最大になるようにします。これは、デバイス・パッケージの下のだいアタッチ・パッド接続から、大きな銅の面を備える他のPCB層へ、複数のビアを使用することによって実現できます。これらの概念を取り入れた推奨基板レイアウトを、図5に示します。図5のPCBを使用した場合の標準的な温度上昇と負荷電流のグラフを「標準的性能特性」のセクションに示します。

デバイスのダイ温度が約165°Cを超えると、サーマル・シャットダウンが作動して、全てのスイッチングが停止します。デバイスは、ダイ温度が約10°C低下するまでディスエーブルされたままになります。この温度まで低下した時点でソフトスタートが開始して、スムーズな回復を提供します。

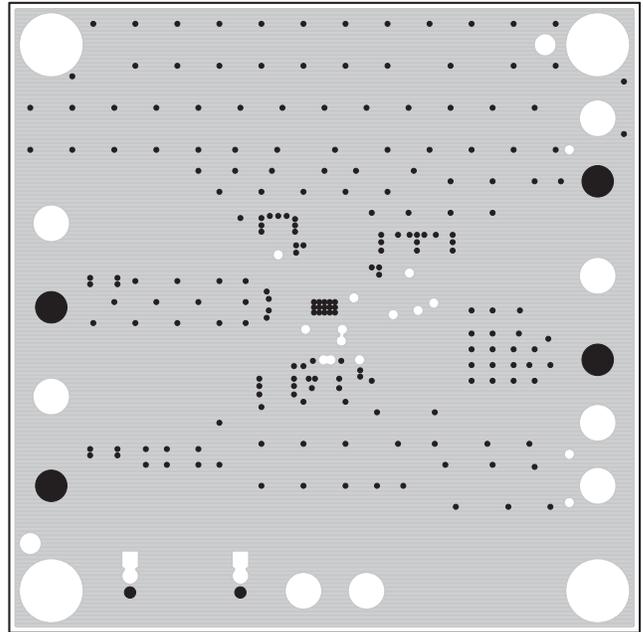
LTC3118

アプリケーション情報

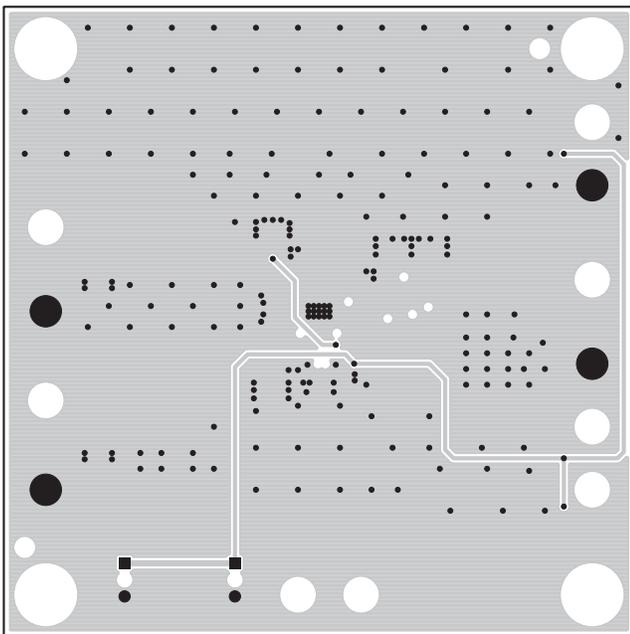
トップ層



第2層



第3層



ボトム層(上面図)

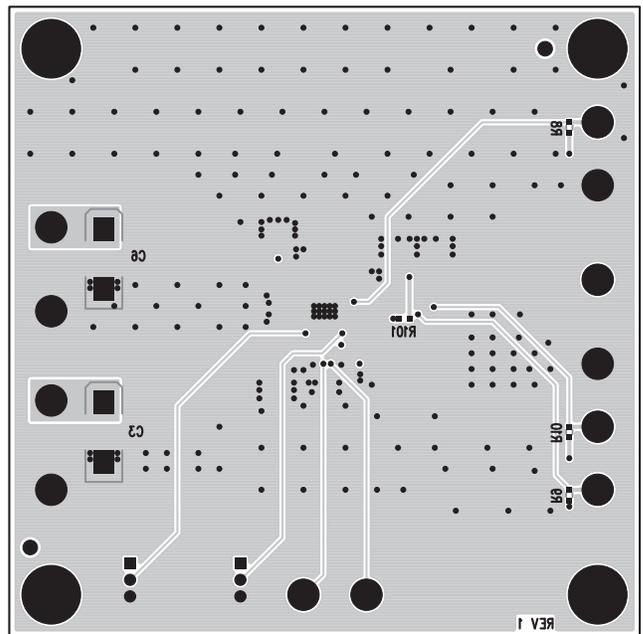


図5. 標準的な4層プリント回路基板レイアウト

アプリケーション情報

非アクティブ V_{IN} の漏れ電流

非アクティブな入力 (V_{IN1} は V_{IN2}) は、少量のバイアス電流を消費します。また、この入力では、ダイ温度と、非アクティブ V_{IN} および $SW1$ 間の平均DC電圧 (スタンドオフ電圧) に応じて、ディスエーブルされたスイッチを通じてある程度の漏れ電流が発生します。このデータシートの「標準的性能特性」の、ダイ温度の上昇とNチャンネルMOSFETの漏れ電流のグラフを参照してください。スタンドオフ電圧は、 V_{IN1} と V_{IN2} の電圧に応じて正または負になり、 $SW1$ のデューティ・サイクルによって変化します。非アクティブな入力に流れる標準的な電流を、複数のレベルのインダクタ電流について、電圧の関数として図6に示します。ここで、LTC3118はPWMモードでアクティブな12V入力から動作し、12Vを出力しています。インダクタ電流が高くなると、通常は、電力損失に起因する漏れ電流が高くなり、ダイ温度が上昇します。

図6のグラフを参照すると、漏れ電流は、通常、非アクティブな電源から、それに対応する V_{IN} ピンに数ボルト高い電圧で供給されています。この電圧が低くなると、電源にバックフィードされる逆電流が発生し、バッテリーが消耗したり、入力電源が喪失して充電速度が低下する可能性があります。非アクティブな入力 V_{IN} がUVLOを超えて上昇し、瞬間的にオンになるのを防ぐために、その入力にダミー負荷抵抗を接続することが必要になる場合があります。適切な熱設計を行うことによって、特にダイ温度が上昇する高スイッチ電流で、非アクティブ入力に流れる、または非アクティブ入力から流れる不要な漏れ電流を減らすことができます。 $SW1$ のエッジ・レートとトレースの寄生インダクタンスによって発生する可能性のある漏れ電流を減らすために、 $V_{IN1}/CM1$ ピンと $V_{IN2}/CM2$ ピンをグランドに近づけて、密な基板レイアウトを行うことを推奨します。

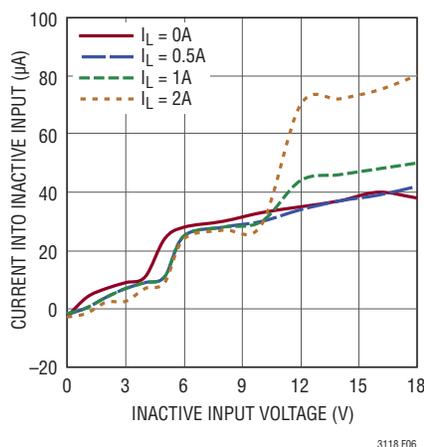


図6. 非アクティブ V_{IN} 電流と電圧およびインダクタ電流 (I_L)
PWMモードでのアクティブ $V_{IN} = V_{OUT} = 12V$

アプリケーション情報

LTC3118の標準的なアプリケーション回路を、このデータシートの最初のページに示しています。外付け部品を適切に選択するには、アプリケーションごとにそのデバイスに必要な性能に基づいて、PCBの面積、入力/出力電圧範囲、出力電圧リップル、必要な効率、熱に関する検討、コストなどのトレードオフに配慮します。ここでは、外付け部品の選択とアプリケーション回路の設計に役立ついくつかの基本的ガイドラインと検討事項について説明します。

V_{CC}コンデンサの選択

V_{CC}は、低ドロップアウト・リニアレギュレータによって、V_{IN1}またはV_{IN2}のうちの選択された方から生成されます。両方のV_{CC}レギュレータは、さまざまな出力コンデンサで安定して動作するように設計されています。ほとんどのアプリケーションでは、4.7μFの低ESRコンデンサを使用する必要があります。このコンデンサをできるだけV_{CC}の近くに配置し、できるだけ短いトレースを介してグラウンドに接続する必要があります。トレースの接続を短くすることができない場合は、追加の0.1μFのバイパス・コンデンサを、V_{CC}とグラウンドの間に、できるだけパッケージ・ピンに近づけて接続します。

5V V_{OUT}または外部電源によるV_{CC}レギュレータのブートストラップ

ハイサイドおよびローサイド・ゲート・ドライバは、選択されたV_{IN}から内部リニア・レギュレータを経由して生成されるV_{CC}から電力を供給されます。一部の、特に入力電圧が高いアプリケーションでは、リニア・レギュレータでの電力損失が、デバイスの加熱に大きく寄与する場合があります。このデータシートの「標準的性能特性」のセクションに、PWM動作でV_{IN}から供給されV_{CC}電流に関するデータを示しています。V_{OUT}を5Vに設定するアプリケーションでは、選択されたV_{IN}ではなくV_{OUT}からV_{CC}に給電すると、性能を大幅に向上することができます。これは図7に示すように、V_{OUT}からV_{CC}にショット

キ・ダイオードを接続することによって実現できます。このブートストラップ・ダイオードを実装した場合、ゲート・ドライバの電流は、効率の低い内部リニア・レギュレータを介して供給されるのではなく、昇降圧コンバータによって高効率で供給されます。内部リニア・レギュレータは、逆電流遮断回路を備えています。これによって、逆電流を微量に抑え、公称レギュレーション・レベルをわずかに超えてV_{CC}を駆動することができます。ブートストラップ電源(V_{OUT}または別のレギュレータ)によってV_{CC}を6V未満に制限する必要があることに注意してください。

BST、チャージポンプ、およびCMコンデンサの選択

十分な量の電荷をハイサイド・スイッチに供給するには、小型セラミック・コンデンサが必要になります。このデータシートのアプリケーション回路および最初のページに示すように、小型コンデンサは、BST1とSW1、BST2とSW2、CN1とCP1、CN2とCP2、CM1とGND、およびCM2とGNDの間で、それぞれ必要になります。推奨されるコンデンサの初期値は、BSTとSWの間では定格電圧が5Vを超える0.1μF、CNとCPの間では定格電圧が20Vを超える10nF、CMとGNDの間では定格電圧が20Vを超える47nFです。

インダクタの選択

LTC3118のアプリケーションに使用されるインダクタの選択により、供給可能な最大出力電流、コンバータの帯域幅、インダクタ電流リップルの大きさ、および全体変換効率が決まります。インダクタは、小さいDC直列抵抗と、高い出力電流能力を持っている必要があります。そうしないと、効率が損なわれます。インダクタ値を大きくするとインダクタ電流リップルが減少しますが、このデータシートの「インダクタ電流検出と最大出力電流」のセクションで説明したように、ピーク電流モード制御と同様に出力電流能力は増えません。ケース・サイズが一定の場合、インダクタの値が大きいほど、DC直列抵抗が大き

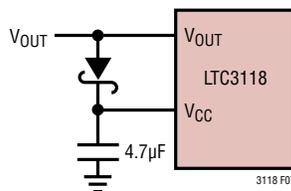


図7. V_{CC}のブートストラップ

アプリケーション情報

くなる傾向もあります。これは、効率に悪影響を与えます。インダクタンスの値が大きくなると、昇圧モードでの動作時の右半平面(RHP)ゼロ周波数が減少します。その場合、コンバータの帯域幅の周波数を低く設定し、それによってコンバータの負荷トランジェント応答を遅くする必要があります。LTC3118のほとんどのアプリケーション回路は、インダクタ値が $3.3\mu\text{H}$ ～ $10\mu\text{H}$ の範囲にある場合に最高の性能を発揮します。一般に、 V_{OUT} が5Vまでの場合は $3.3\mu\text{H}$ のインダクタ、 V_{OUT} が12Vの場合は $6.8\mu\text{H}$ のインダクタ、 V_{OUT} が18Vの場合は $10\mu\text{H}$ のインダクタを推奨します。その他の出力電圧に対するインダクタ値は、出力電圧に応じて調整することができます。

インダクタ値に関わらず、最悪の平均インダクタ電流にリップル電流の1/2を加えた値よりも大きくなるように、飽和電流定格を選択する必要があります。各動作モードのピーク・トゥ・ピーク・インダクタ電流リップルは以下の式から計算することができます。ここで、 f はスイッチング周波数(1.2MHz)、 L はインダクタンス(μH 単位)、 t_{LOW} はスイッチ・ピンの最小“L”時間(μs 単位)です。スイッチ・ピンの最小“L”時間は、 $0.1\mu\text{s}$ (標準)です。

$$\Delta I_{L(P-P)\text{BUCK}} =$$

$$\frac{V_{\text{OUT}}}{L} \left(\frac{V_{\text{IN}} - V_{\text{OUT}}}{V_{\text{IN}}} \right) \left(\frac{1}{f} - t_{\text{LOW}} \right) \text{Amps}$$

$$\Delta I_{L(P-P)\text{BOOST}} =$$

$$\frac{V_{\text{IN}}}{L} \left(\frac{V_{\text{OUT}} - V_{\text{IN}}}{V_{\text{OUT}}} \right) \left(\frac{1}{f} - t_{\text{LOW}} \right) \text{Amps}$$

降圧モードではデューティ・サイクルが最大(V_{IN} が最大)のとき、昇圧モードではデューティ・サイクルが50% ($V_{\text{OUT}} = 2 \cdot V_{\text{IN}}$)のときに、最悪のピーク・トゥ・ピーク・インダクタ・リップル電流が発生することに注意してください。例えば、 V_{IN} (最小) = 2.7V 、 V_{IN} (最大) = 18V 、 $V_{\text{OUT}} = 5\text{V}$ 、 $L = 3.3\mu\text{H}$ の場合、電圧が両極端(降圧時は V_{IN} が 18V 、昇圧時は V_{IN} が 2.7V)のときに、ピーク・トゥ・ピーク・インダクタ・リップルは、次のようになります。

$$\text{降圧} = 600\text{mA (ピーク・トゥ・ピーク)}$$

$$\text{昇圧} = 200\text{mA (ピーク・トゥ・ピーク)}$$

インダクタの適切な飽和電流定格(約4A)を選択するには、インダクタ・リップル電流の1/2を、予想される最大平均インダクタ電流に加える必要があります。

電力変換効率に対する影響に加え、インダクタのDC抵抗は特に低入力電圧での昇降圧コンバータの最大出力電流能力にも影響を与えることがあります。降圧モードでは、昇降圧コンバータの出力電流は、主にインダクタ電流がVCで定義される平均電流制限しきい値に達することによって制限されます。ただし、昇圧モードの場合、特に大きな昇圧比では、出力電流能力は電力段の総抵抗損失によっても制限されます。これらの損失には、スイッチ抵抗、インダクタのDC抵抗、およびPCBの配線抵抗が含まれます。高いDC抵抗(DCR)を持つインダクタは、標準的性能特性のセクションで示された最大出力電流能力を低下させる可能性があるため、使用しないようにしてください。指針としては、インダクタのDCRを、 $100\text{m}\Omega$ (標準)の電力スイッチ抵抗よりも大幅に小さくする必要があります。ただし、唯一の例外は、LTC3118の電流供給能力よりも非常に小さい最大出力電流を持つアプリケーションです。

インダクタのコア材と種類により、所定の電流定格でのインダクタのサイズと価格が異なります。シールドされた構造は、他の回路との干渉の可能性を最小限に抑えるので一般に適しています。インダクタの種類は、価格、サイズ、および特定のアプリケーションのEMIに対する要件に依存します。LTC3118の多くのアプリケーションに最適なインダクタのサンプルを表1に示します。

出力コンデンサの選択

出力電圧リップルを最小限に抑えるには、等価直列抵抗(ESR)の低い出力コンデンサを、昇降圧コンバータの出力に接続する必要があります。積層セラミック・コンデンサはESRが小さく、実装面積の小さいものが入手できるので最適です。十分大きな値のコンデンサを選択して出力電圧リップルを

アプリケーション情報

表1. 昇降圧用の代表的な表面実装インダクタ

製品番号	値 (μH)	DCR (mΩ)	最大DC電流 (A)	サイズ (W×L×H) mm	メーカー
MSS7341T	3.3	18	3.7	7×7×4	Coilcraft www.coilcraft.com
XAL7030	6.8	42	4.4	8×8×3	
SD8328	3.3	14	4.0	8×8×3	Coiltronics www.coiltronics.com
	4.7	19	3.6	8×8×3	
LQH88PN	3.3	16	5	8×8×4	Murata www.murata.com
LQH88PN	4.7	22	4.2	8×8×4	
LQH88PN	6.8	28	3.8	8×8×4	
CDRH8D28NP	3.3	18	4	8×8×3	Sumida www.sumida.com
	4.7	25	3.4	8×8×3	
VLP840	3.3	15	5.2	8×8×4	TDK Electronics www.tdk.co.jp
	6.8	24	3.6	8×8×4	
FSD0603	3.3	23	5.6	7×7×3	Toko www.toko.com
	6.8	51	3.7	7×7×3	
7447789003	3.3	30	4.2	7×7×3	Würth Elektronik www.we-online.com
7447789004	4.7	35	3.9	7×7×3	
744779006	6.8	35	3.3	7×7×4.5	

許容レベルに下げます。コンデンサのESRとESLを無視すると、ピーク・トゥ・ピーク出力電圧リップルは以下の式で計算することができます。ここで、fは周波数(1.2MHz)、C_{OUT}は容量(μF)、t_{LOW}はスイッチ・ピンの最小“L”時間(0.1μs)、I_{LOAD}は出力電流(アンペア)です。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} t_{LOW}}{C_{OUT}} \text{ Volts}$$

$$\Delta V_{P-P(BOOST)} =$$

$$\frac{I_{LOAD}}{f C_{OUT}} \left(\frac{V_{OUT} - V_{IN} + t_{LOW} f V_{IN}}{V_{OUT}} \right) \text{ Volts}$$

前述の式より、出力電圧リップルは、負荷電流とともに増加し、降圧モードよりも昇圧モードの方が一般に大きくなるのがわかります。なお、これらの式は、インダクタ電流から出力へ不連続に生じる電圧リップルのみを考慮しています。これらの式により、ある程度の大きさの負荷電流でのリップルについてはかなり正確な概算値が出ますが、出力電圧リップルがインダクタ電流リップルに左右される非常に軽負荷時の出力電圧リップルは小さめの概算値となります。

出力容量の両端に生じる出力電圧リップルに加えて、出力コンデンサの内部抵抗の両端にも出力電圧リップルが生じます。ESRによって生じる出力電圧リップルは出力コンデンサの直列抵抗に比例し、次式で与えられます。ここで、R_{ESR}は出力コンデンサの直列抵抗、他の全ての項は前述のとおりです。

$$\Delta V_{P-P(BUCK)} = \frac{I_{LOAD} R_{ESR}}{1 - t_{LOW} f} \cong I_{LOAD} R_{ESR} \text{ Volts}$$

$$\Delta V_{P-P(BOOST)} =$$

$$\frac{I_{LOAD} R_{ESR} V_{OUT}}{V_{IN} (1 - t_{LOW} f)} \cong I_{LOAD} R_{ESR} \left(\frac{V_{OUT}}{V_{IN}} \right) \text{ Volts}$$

LTC3118のほとんどのアプリケーションでは、47μF～100μFの範囲の出力コンデンサは問題なく動作します。

入力コンデンサの選択

V_{IN1}ピンまたはV_{IN2}ピンは全インダクタ電流を流し、デバイスの内部制御回路に電力を供給します。入力電圧リップルを最小限に抑えてデバイスに適切な動作をさせるため、少なくとも10μFの値の低ESRバイパス・コンデンサをこのピンにできるだけ近づけて配置します。このコンデンサをV_{IN1}またはV_{IN2}とグラウンド・プレーンに接続する配線はできるだけ短くします。

アプリケーション情報

長いリード線を介して給電するか、または高ESRの電源から給電するときは、より大きな値のバルク入力コンデンサが必要になる場合があります。このようなアプリケーションでは、 $1\mu\text{F}$ のセラミック・コンデンサと並列に $47\mu\text{F}$ ～ $100\mu\text{F}$ の電解コンデンサを接続すると、高性能で低コストのソリューションが得られます。理想ダイオード・モードでは、各入力電圧がほぼ同じである場合、各入力の電圧リップルを V_{IN} コンパレータの 800mV のヒステリシス未満に維持して、 V_{IN1} からの動作と V_{IN2} からの動作の間で繰り返しスイッチングするのを防ぐ必要があります。

推奨する入力および出力のコンデンサ

LTC3118の入力と出力のフィルタに使用するコンデンサは、低ESRであり、スイッチング・コンバータが発生する大きなAC電流に対応した定格である必要があります。これはデバイスの適切な動作を維持し、出力電圧リップルを減らすのに重要です。

それらのアプリケーションに最適なコンデンサには、積層セラミック、低ESRタンタル、OS-CON、POSCAPなど多くのタイプがあります。さらに、低ESRおよび高AC電流向けに設計された固体アルミ有機ポリマー・コンデンサなどの特定のタイプの電解コンデンサがあり、これらも一部のLTC3118のアプリケーションに最適です。表2に、使用に適したコンデンサのリストの一部を示します。コンデンサの種類を選択は、主にサイズ、リーク電流、およびコストの間のトレードオフによって決まります。バックアップ電力のアプリケーションでは、入力コンデンサや出力コンデンサとして、ファラッド単位の容量値を持つスーパー・コンデンサまたはウルトラ・コンデンサを使用する場合があります。これらのアプリケーションでの選択基準は、電圧リップルが関係しないことを除き、一般的に同じです。コンデンサによっては、高いDCリーク電流を示すため、Burst Mode動作での非常に低い静止電流を要求するアプリケーションでは、検討対象から除外される場合があります。

表2. 代表的なバイパス・コンデンサおよび出力コンデンサ

製品番号	値 (μF)	電圧 (V)	コンデンサ・タイプ ESR (m Ω)	サイズ (W×L×H) mm	メーカー
12103D226MAT2A	22	25	X5R Ceramic	3.2×2.5×2.8	AVX www.avx.com
C2220X226K3RACTU	22	25	X7R Ceramic,	5.7×5×2.4	Kemet
A700D226M016ATE030	22	16	Aluminum Polymer 30m Ω	7.3×4.3×2.8	www.kemet.com
GRM32ER71E226KE15L	22	25	X7R Ceramic	3.2×2.5×2.5	Murata www.murata.com
PLV1E121MDL1	82	25	Aluminum Polymer, 25m Ω	8×8×3	Nichicon www.nichicon.com
ECJ-4YB1E226M	22	25	X5R Ceramic	3.2×2.5×2.5	Panasonic www.panasonic.com
25TQC22MV	22	25	POSCAP, 50m Ω	7.3×4.3×1.9	Sanyo
16TQC100M	100	16	POSCAP, 45m Ω	7.3×4.3×3.1	www.sanyo.com
25SVPF47M	47	25	OS-CON, 30m Ω	6.6×6.6×5.9	
TMK325BJ226MM-T	22	25	X5R Ceramic	3.2×2.5×2.5	Taiyo Yuden www.t-yuden.com
CKG57NX5R1E476M	47	25	X5R Ceramic	6.5×5.5×5.5	TDK www.tdk.com

アプリケーション情報

スイッチング・コンバータのアプリケーションには、小型、低ESR、および低リーク電流であることから、多くの場合セラミック・コンデンサが使用されます。ただし、電力アプリケーション用のセラミック・コンデンサの多くは、コンデンサのDCバイアス電圧が上昇するに従って、容量が定格値から大きく減少します。小型表面実装コンデンサをその最大定格電圧近くで動作させると、容量がその定格値から50%以上低下することも珍しくありません。この効果は、コンデンサの公称値が同じ場合、ケース・サイズが大きくなるに従って通常は減少します。そのため、アプリケーションの動作電圧で意図する容量を実現させるため、多くの場合、通常必要とされるよりも大きな値の容量や、高い電圧定格のコンデンサを使用する必要があります。LTC3118の広い動作範囲と温度で最高の性能を発揮するように、X5RおよびX7Rの誘電体タイプを推奨します。アプリケーション回路で意図する容量が実現することを確認するため、コンデンサ・メーカーの容量対DCバイアス電圧の曲線を必ず参照してください。

昇降圧コンバータの補償

LTC3118は、出力電圧を安定化するために、平均電流アーキテクチャを使用します。平均電流モード制御には、内部平均電流ループと外部電圧ループという、周波数補償を必要とする2つのループが含まれています。内部平均電流ループの補償は、ループ設計を簡略化し、広い動作範囲で最高の帯域幅を実現するために、LTC3118内で固定されています。外部電圧ループは、外付け補償部品を必要とし、アプリケーションに合わせて全体的なループ特性をカスタマイズすることができます。

LTC3118で使用される平均電流モード制御は、図8に示すように、主に R_{LOAD} と C_{OUT} で形成された出力負荷を駆動する電圧制御電流源(V_{CCS})として概念化できます。

電圧エラーアンプの出力(VC)は、 V_{CCS} へのコマンド入力を提供します。VCのフルスケール範囲は、0.6V(200mV~800mV)です。VCのフルスケール・コマンドでは、LTC3118昇降圧コンバータは、平均3.6Aのインダクタ電流(標準)をコンバータから生成し、6A/Vのトランスコンダクタンス利得を実現します。

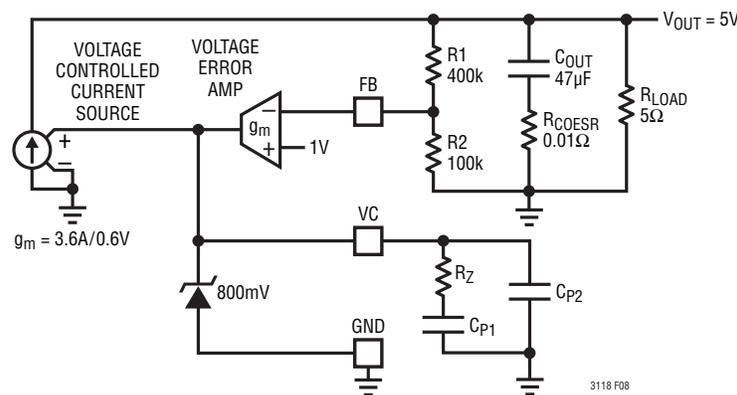


図8. 平均電流モード制御ループの簡易表現

アプリケーション情報

ピーク電流モード制御と同様に、内部平均電流制御ループは、目的の周波数範囲でインダクタを効率的に電流源に変え、その結果、電力段からシングル・ポール(-20dB/decade)ロールオフを示す周波数応答が得られます。出力コンデンサ(C_{OUT})と負荷抵抗(R_{LOAD})は、支配的な低周波数ポールを形成し、出力コンデンサの等価直列抵抗とその容量は、通常は無視できる程度の高さの周波数でゼロを形成します。

コンバータが昇圧モードで動作する場合、問題になる可能性のある右半平面のゼロ(RHPZ)も発生します。RHPZによって、ゼロのように利得が増加しますが、ポールのように位相が減少します。これによって、最終的に、LTC3118で実現可能なコンバータの最大帯域幅が制限される場合があります。降圧モードで動作する場合、RHPZは存在しません。

直流での全体的な開ループ利得は、以下の項の積になります。

電圧エラーアンプの利得:

$$g_m \cdot R_{EA} = 80\mu\text{S} \cdot 5\text{M}\Omega = \frac{400\text{V}}{\text{V}} \text{ (fixed)}$$

電圧ドライバの利得:

$$\frac{V_{FB}}{V_{OUT}} = \frac{1\text{V}}{V_{OUT}}$$

電流ループ・トランスコンダクタンス:

$$g_c = \frac{6\text{A}}{\text{V}} \text{ (fixed)}$$

負荷抵抗:

$$R_{LOAD} = \frac{V_{OUT}}{I_{LOAD}}$$

ループ利得に影響を与える、周波数に依存する以下の項:

出力負荷のポール(P1):

$$\frac{1}{2\pi \cdot R_{LOAD} \cdot C_{OUT}} \text{ (application dependent)}$$

右半平面のゼロ(RHPZ):

$$\frac{V_{IN}^2 \cdot R_L}{V_{OUT}^2 \cdot 2\pi \cdot L} \text{ (application dependent)}$$

電圧エラーアンプの補償: 2つのポールと1つのゼロ(アプリケーションに依存)

電圧アンプの周波数応答は、全体的なループの応答を最適化するように設計します。ループ設計を行う前に、ライン、負荷、部品の変動、周波数に対して電力利得を測定することを強く推奨します。補償設計用の設計パラメータは、VCとグラウンドの間に接続される直列抵抗とコンデンサ(R_Z , C_{P1} , および C_{P2})に焦点を合わせます。昇降圧コンバータの場合、補償設計におけるループの目標クロスオーバー周波数は、最低RHPZ周波数が発生する、予想される最大の昇圧率および負荷電流によって決定されます。一般的な目標は、外付け部品ネットワークを使用して、クロスオーバー周波数を設定し、十分な位相ブーストを得ることです。

アプリケーション情報

補償の例

このセクションでは、標準的なLTC3118アプリケーションの補償部品の選択方法を示します。他のアプリケーションの補償設計は、電力段のボード線図に基づいて、示された各式の値を別の値に置き換える問題になります。この補償設計の手順では、LTC3118の単純化されたモデルを使用します。そのため、以下の補償設計の結果は、時間領域の負荷ステップ応答テストによって必ず確認し、補償設計の有効性を検証する必要があります。このデータシート内に記載されたガイドラインに基づいて出力コンデンサの値と種類を選択することが、前提となります。出力のバイパスに標準的に使用されるセラミック・コンデンサに対する電圧バイアスの影響に、特に注意する必要があります。同様に、インダクタ値と電流定格も、アプリケーション要件に基づいて選択されていることが前提となります。

アプリケーション例の詳細:

$$V_{IN} = 3V \sim 15V$$

$$V_{OUT} = 5V$$

$$\text{最大 } I_{OUT}(\text{昇圧モード}) = 1A, R_{LOAD} = 5\Omega$$

$$\text{最大 } I_{OUT}(\text{降圧モード}) = 1A, R_{LOAD} = 5\Omega$$

($V_{IN} > 5V$ の場合は2Aを供給可能)

$$C_{OUT} = 100\mu F(\text{ただし、DC電圧バイアス効果を考慮する計算では } 66\mu F \text{ を使用)}$$

$$L = 3.3\mu H$$

このアプリケーションには、昇圧モード動作が含まれています。そのため、最初のステップは、コンバータの最大ループ帯域幅を決定するワーストケースのRHPZ周波数を次式で計算することです。

$$\text{RHPZ}(f) = \frac{V_{IN}^2 \cdot R_{LOAD}}{V_{OUT}^2 \cdot 2\pi \cdot L} =$$

$$\frac{3V^2 \cdot 5\Omega}{5V^2 \cdot 2\pi \cdot 3.3\mu H} = 87\text{kHz}$$

内部IC部品の変動を考慮するために、コンバータの帯域幅またはクロスオーバー周波数をRHPZ周波数の1/4～1/5以下に設定し、昇圧モードでの動作時のRHPZからの過剰な位相損失を避けることをお勧めします。場合によっては、出力電圧がさらに高いアプリケーションなどで、ループのクロスオーバー周波数とRHPZ周波数の間をさらに大きく離すことが必要になることがあります。この設計例では、20kHzのループ帯域幅(f_{CC})、つまりRHPZ周波数を十分下回る周波数を達成することを予定しています。5V、1Aの設計例のボード線図を図9に示します。上側のグラフは、降圧モード動作($> 5V_{IN}$)と3V_{IN}昇圧モード動作での電力利得(および位相)を示しています。降圧モードでのDC利得は、単純に電流ループ・トランスコンダクタンス(6A/V)に負荷抵抗(5Ω)を掛けた値になります。電圧アンプ・ネットワークでは、V_{OUT}の抵抗分割器を考慮します。

降圧時DC利得:

$$20\log(6A/V \cdot 5\Omega) = 29\text{dB}$$

昇圧モードでは、利得は V_{IN}/V_{OUT} の割合で減少します。

3V_{IN}での昇圧時DC利得:

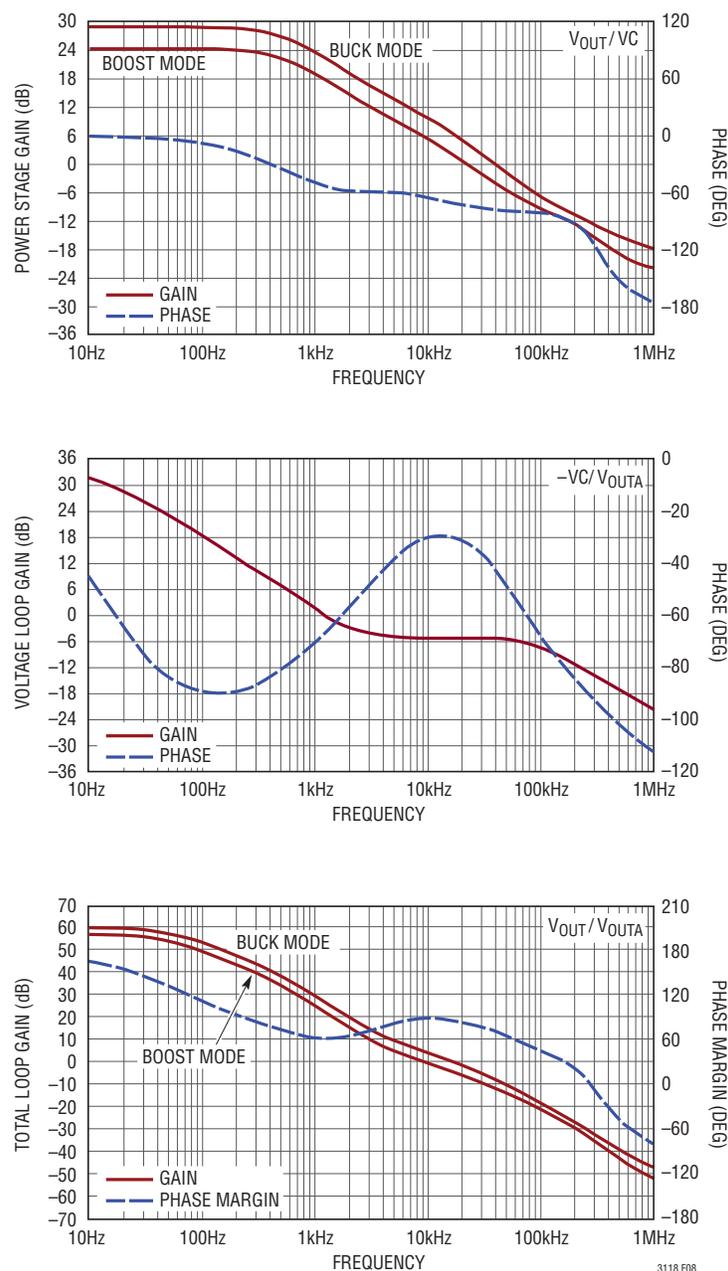
$$20\log\left(\frac{6A/V \cdot 3V \cdot 5\Omega}{5V}\right) = 25\text{dB}$$

出力負荷のポールは、出力負荷抵抗に応じて変動します。最大負荷での電力段のポールを、図9の上側のグラフに示します。

出力負荷のポール:

$$\frac{1}{2\pi \cdot R_{LOAD} \cdot C_{OUT}} = \frac{1}{2\pi \cdot 5\Omega \cdot 66\mu F} = 480\text{Hz}$$

アプリケーション情報

図9. 電力利得(上)、 V_A ループ(中央)、および全ループ利得と周波数を示すボード線図

これらの値は、図9の上側のグラフで確認できます。得られる電力段のクロスオーバー周波数は、降圧モード($V_{IN} > 5V$)では約40kHz、 $3.5V_{IN}$ の昇圧モードでは約20kHzになります。

補償されない電力段のクロスオーバー周波数は、目標の20kHzよりも高くなります。さらに重要なのは、特に昇圧モードで、補償されない電力段のDC利得が低くなることです。ここ

では、DC利得を増やし、クロスオーバー周波数を減らし、高周波数での全体的な利得を減らすために、ポール-ゼロ-ポール・ネットワークを電圧アンプに追加します。

$$V_A \text{ Pole 1} = \frac{1}{2\pi R_{EA} C_{P1}}$$

アプリケーション情報

このポールはDCに近く、 R_{EA} は電圧エラーアンプの出力抵抗(約 $5M\Omega$)です。このポールは、完全性を期するために記載されていますが、全体的なループ設計には影響しません。

$$V_A \text{ Zero } 1 = \frac{1}{2\pi R_Z C_{P1}}$$

このゼロは、クロスオーバーでの V_A 利得を平坦にして位相マージンを改善するために、クロスオーバー周波数よりも下に配置します。

$$V_A \text{ Pole } 2 = \frac{1}{2\pi R_Z C_{P2}}$$

ノイズを抑制してRHPZの影響を緩和するために利得を減らす場合は、このポールをクロスオーバー周波数よりも上に配置します。

図9の電力利得のグラフを参照すると、ループ全体のクロスオーバー周波数 $20kHz$ を達成するには、ループ利得を $4dB$ 減らす必要があることがわかります。ゼロ1をクロスオーバー周波数よりも十分下に配置し、ポール2をクロスオーバー周波数よりも十分上に配置したと仮定すると、クロスオーバーでの電圧アンプ利得は、次式から得られます。

クロスオーバーでの V_A 利得:

$$20 \log \left(\frac{V_{FB} \cdot g_m \cdot R_Z}{V_{OUT}} \right) =$$

$$20 \log \left(\frac{1V \cdot 80\mu A/V \cdot 40k}{5V} \right) = -4dB$$

ここで、 g_m は V_A のトランスコンダクタンス、 V_{FB}/V_{OUT} は帰還抵抗分割器の利得、 R_Z は外付けゼロ抵抗です。式に示すように、 R_Z の値が $40k\Omega$ の場合、クロスオーバーで $-4dB$ の利得が得られます。 R_Z が選択されていると、 C_{P1} の値は、ゼロ1の周波数をクロスオーバー周波数の $1/10$ 、つまり $2kHz$ に設定することによって決定されます。

$$C_{P1} = \frac{1}{2\pi \cdot R_Z \cdot f_{ZER01}} =$$

$$\frac{1}{2\pi \cdot 40k\Omega \cdot 2kHz} \cong 1.8nF$$

最後に、高周波ポール2をクロスオーバー周波数の10倍に設定し、 $200kHz$ での高周波ポールが得られます。

$$C_{P2} = \frac{1}{2\pi \cdot R_Z \cdot f_{POLE2}} =$$

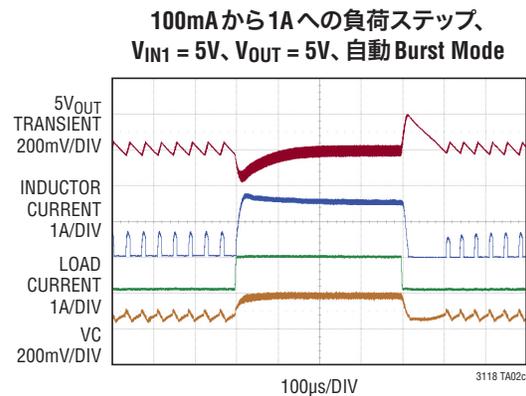
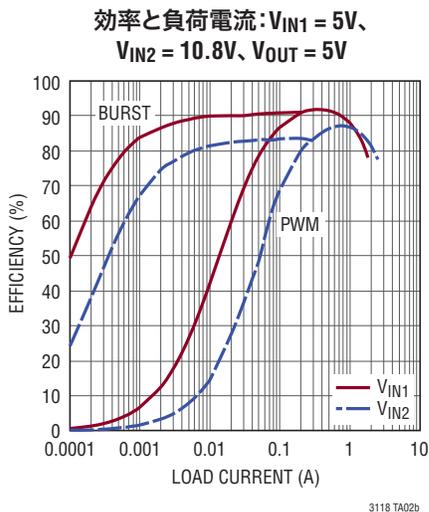
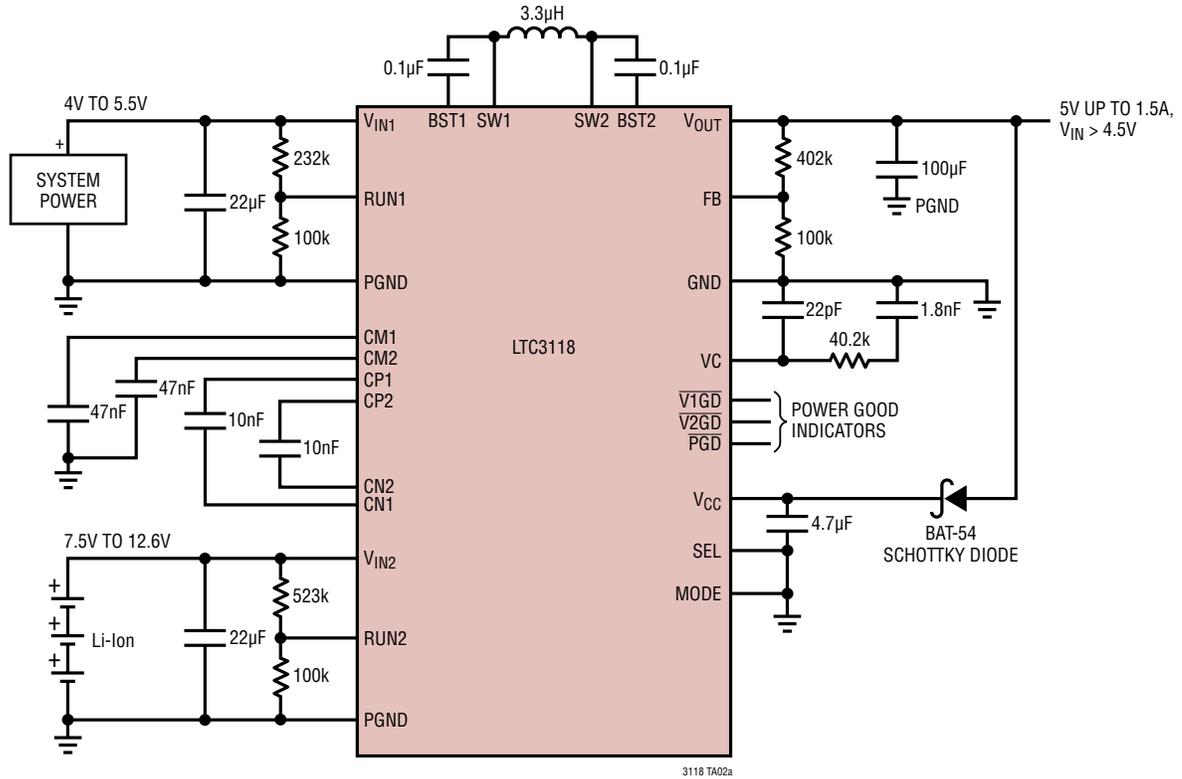
$$\frac{1}{2\pi \cdot 40k\Omega \cdot 200kHz} \cong 22pF$$

選択した値に対して得られた V_A を、図9の2番目のグラフに示します。ゼロ1とポール2の間の分離によって、クロスオーバー周波数の近くで 60 度の位相バンプが生じていることに注意してください。

電力段と V_A 周波数応答を組み合わせ測定した全体的なループ利得を、図9の下側のグラフに示します。図に示すように、クロスオーバー周波数は、降圧モードでは $20kHz$ 、昇圧モードでは $10kHz$ に減少しています。クロスオーバーでの位相マージンは、約 70 度です。 V_A の設計によって、高いDC利得($>50dB$)と、クロスオーバー周波数よりも上で利得が減衰することによってRHPZの問題を防ぐという効果も得られました。

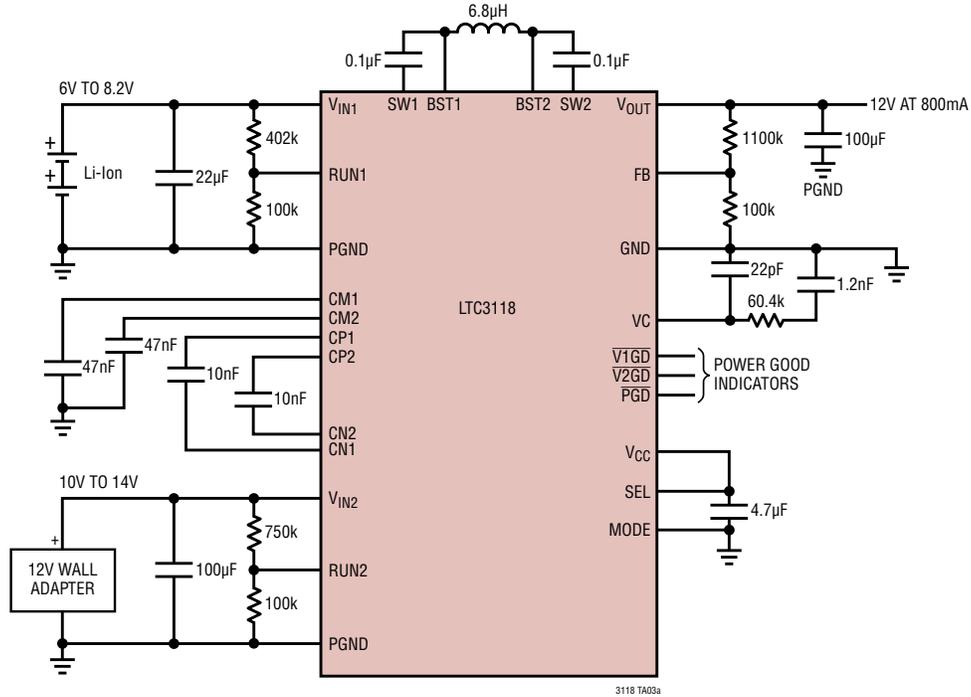
標準的応用例

自動 Burst Mode 動作でシステム電源 (優先) または 3 セル・リチウムイオン・バッテリーから 5V を出力するレギュレータ

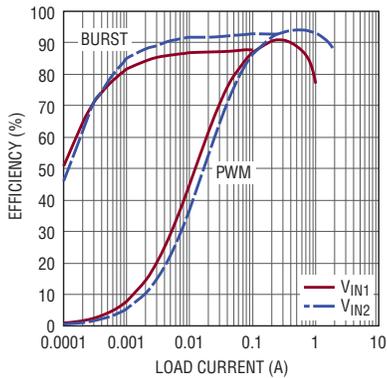


標準的応用例

自動 Burst Mode 動作で12VのACアダプタ(存在する場合)または2セル・リチウムイオン・バッテリーから12Vを出力するレギュレータ

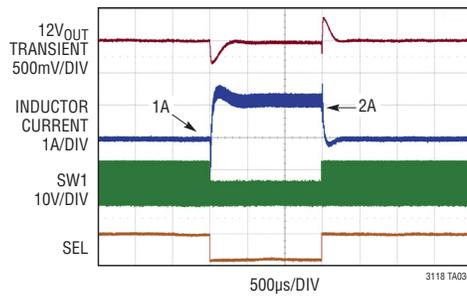


効率と負荷電流: $V_{IN1} = 7V$ 、 $V_{IN2} = 12V$ 、 $V_{OUT} = 12V$



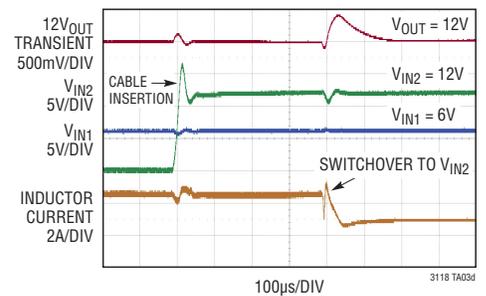
3118 TA03b

$V_{OUT} = 12V$ および $800mA$ の負荷での $12V_{IN2}$ から $6V_{IN1}$ への SEL ピンの切り替え



3118 TA03c

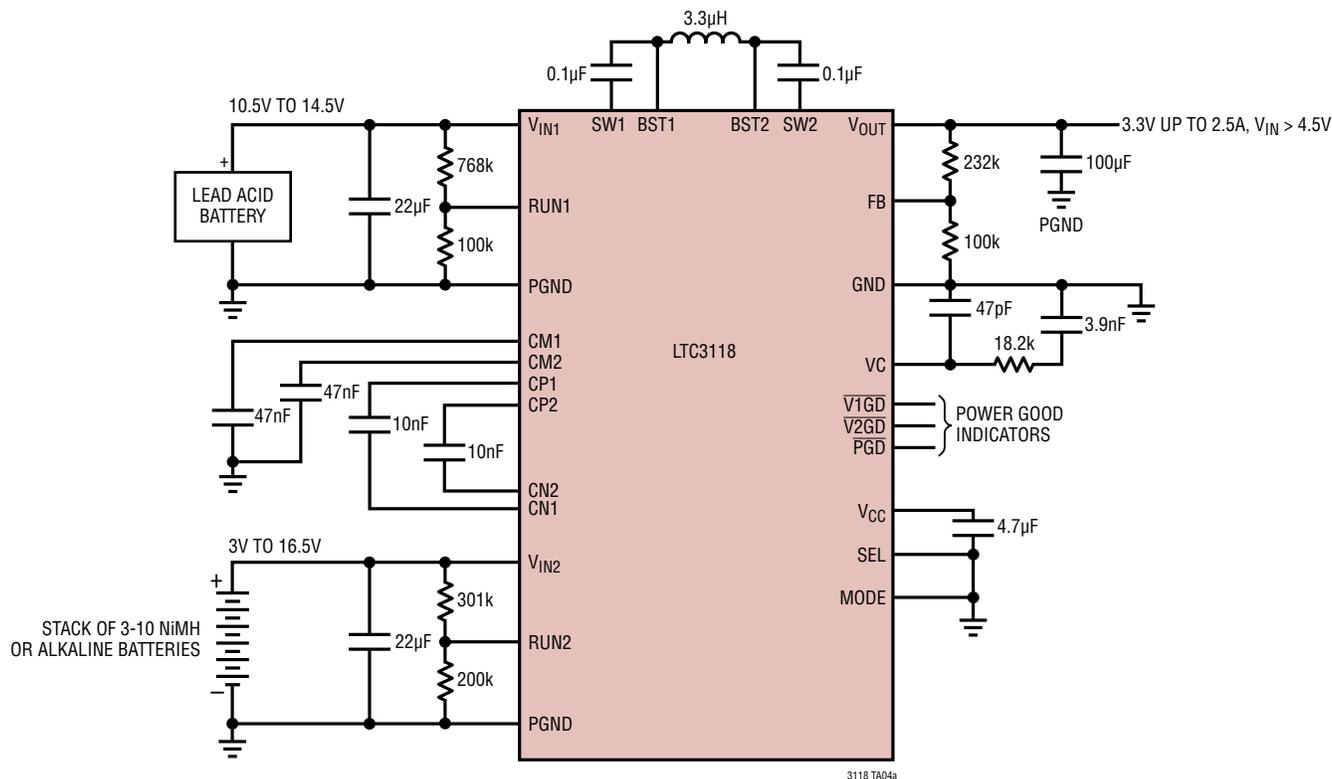
$V_{OUT} = 12V$ および $800mA$ の負荷での $12V_{IN2}$ の誘導性ケーブルの挿入



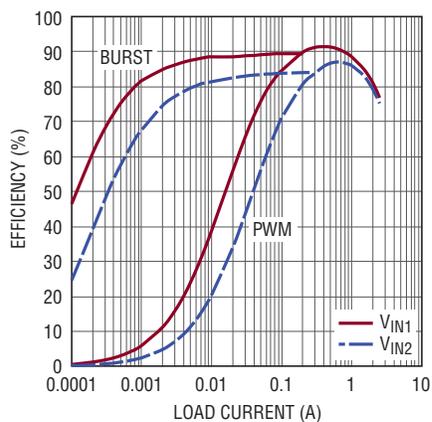
3118 TA03d

標準的応用例

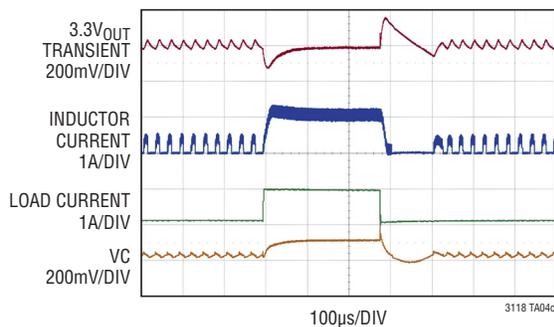
デュアル・バッテリー・システムから3.3Vを出力、存在する場合は鉛蓄電池(優先)から動作
自動 Burst Mode 動作



効率と負荷電流: $V_{IN1} = 5V$ 、 $V_{IN2} = 12V$ 、 $V_{OUT} = 3.3V$



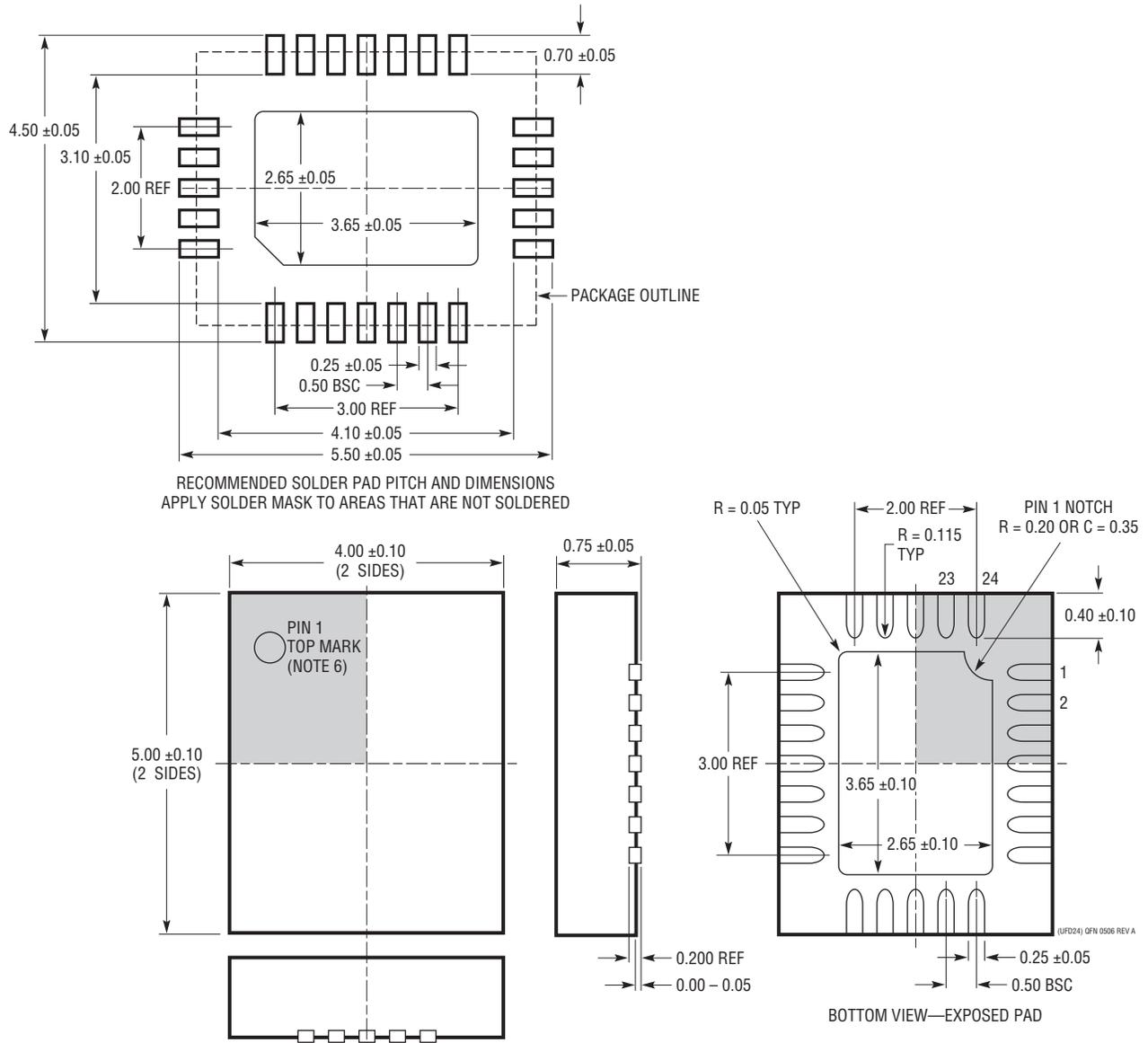
100mAから1Aへの負荷ステップ、 $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、自動 Burst Mode



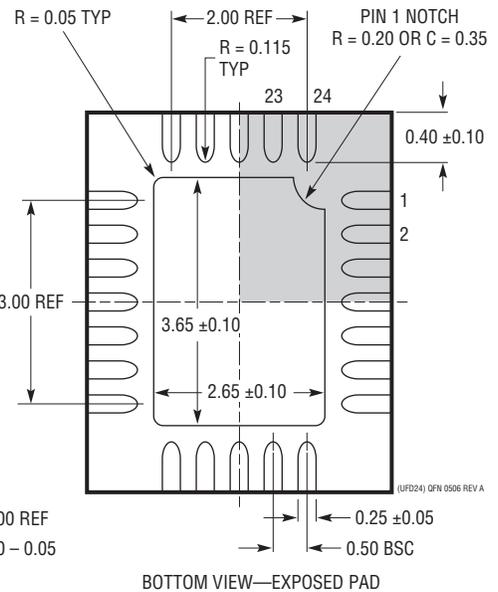
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

UFD Package
24-Lead Plastic QFN (4mm × 5mm)
 (Reference LTC DWG # 05-08-1696 Rev A)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
 APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



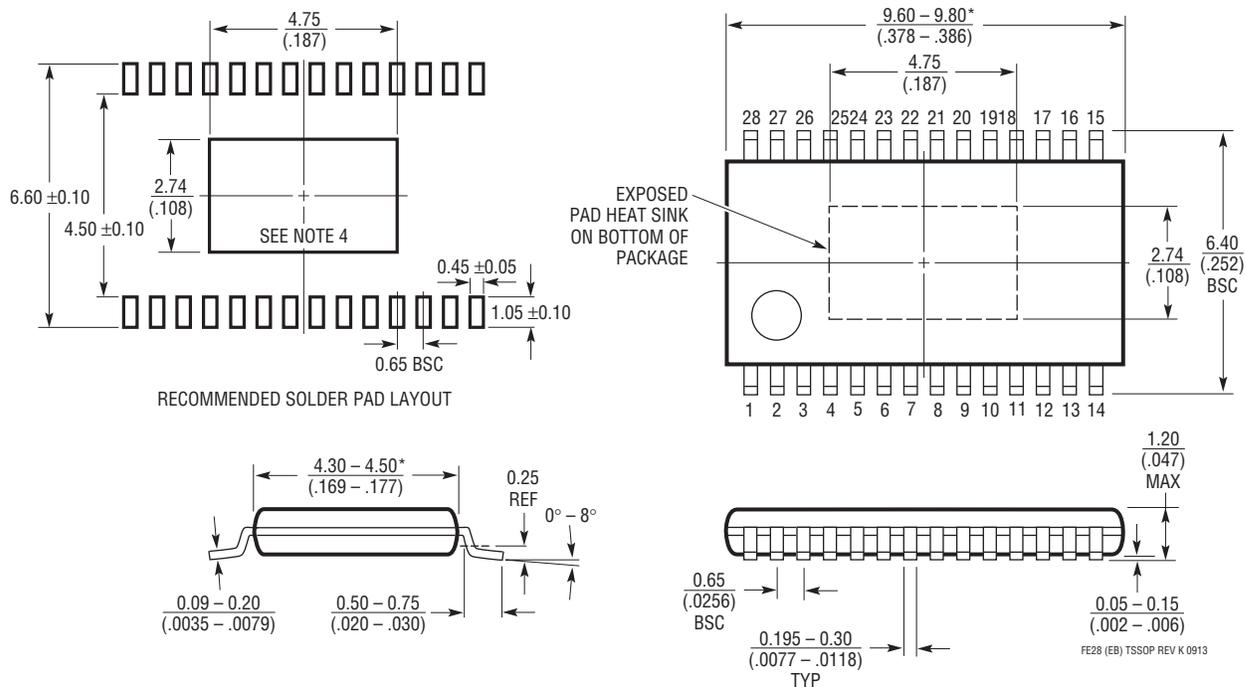
注記:

1. 図はJEDECパッケージ外形M0-220のバリエーション(WXXX-X)にするよう提案されている
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

FE Package
28-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663 Rev K)
Exposed Pad Variation EB



注記:

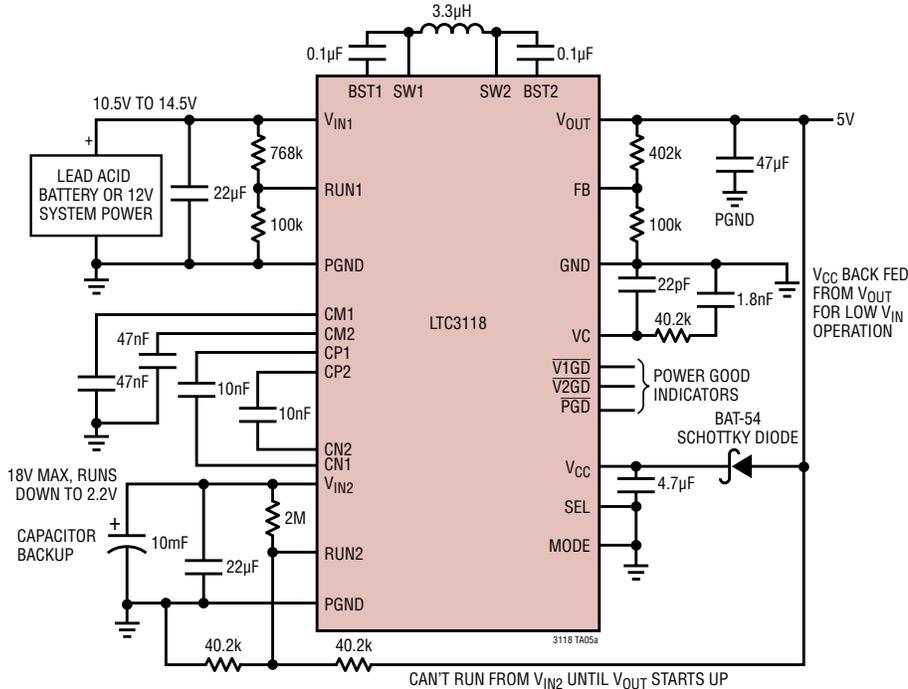
- 標準寸法: ミリメートル
- 寸法は ミリメートル (インチ)
- 図は実寸とは異なる

4. 露出パッド接着のための推奨最小 PCB メタルサイズ

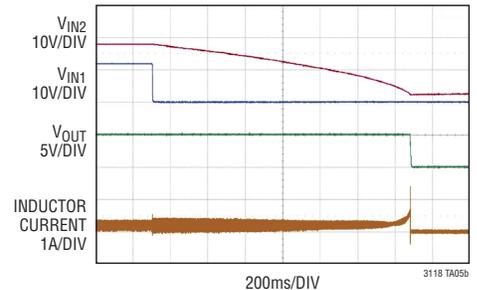
* 寸法にはモールドのバリを含まない
 モールドのバリは各サイドで 0.150mm (0.006) を超えないこと

標準的応用例

12V入力/5V出力のコンデンサ・バックアップ付きコンバータ
通常モードでは V_{IN1} (優先) から、バックアップ・イベント時は V_{IN2} から動作



10mF、18Vのバックアップ・
コンデンサが1秒間以上200mAの
負荷をサポート



関連製品

製品番号	説明	注釈
LTC3111	1.5A (I_{OUT})、15V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 2.5V \sim 15V$ 、 $V_{OUT} = 2.5V \sim 15V$ 、 $I_Q = 49\mu A$ 、 $I_{SD} < 1\mu A$ 、DFNおよびMSOPパッケージ
LTC3112	2.5A (I_{OUT})、15V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 2.7V \sim 15V$ 、 $V_{OUT} = 2.5V \sim 14V$ 、 $I_Q = 40\mu A$ 、 $I_{SD} < 1\mu A$ 、DFNおよびTSSOPパッケージ
LTC3113	3A (I_{OUT})、5V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 1.8V \sim 5.5V$ 、 $V_{OUT} = 1.8V \sim 5.25V$ 、 $I_Q = 30\mu A$ 、 $I_{SD} < 1\mu A$ 、DFNおよびTSSOPパッケージ
LTC3114-1	1A (I_{OUT})、40V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 2.2V \sim 40V$ 、 $V_{OUT} = 2.7V \sim 15V$ 、 $I_Q = 30\mu A$ 、 $I_{SD} < 3\mu A$ 、DFNおよびTSSOPパッケージ
LTC3115-1	2A (I_{OUT})、40V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 2.7V \sim 40V$ 、 $V_{OUT} = 2.7V \sim 40V$ 、 $I_Q = 30\mu A$ 、 $I_{SD} < 3\mu A$ 、DFNおよびTSSOPパッケージ
LTC3122	出力切断機能とBurst Mode動作機能を備えた2.5A I_{SW} 、3MHz同期整流式昇圧DC/DCコンバータ、効率は最大95%	動作範囲： $V_{IN} = 1.8V \sim 5.5V$ (起動後500mV)、 $V_{OUT} =$ 最大15V、 $I_Q = 25\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×4mm DFNおよびMSOPパッケージ
LTC3124	出力切断機能とBurst Mode動作機能を備えた5A I_{SW} 、3MHz、2相同期整流式昇圧DC/DCコンバータ、効率は最大95%	動作範囲： $V_{IN} = 1.8V \sim 5.5V$ (起動後500mV)、 $V_{OUT} =$ 最大15V、 $I_Q = 25\mu A$ 、 $I_{SD} < 1\mu A$ 、3mm×5mm DFNおよびTSSOPパッケージ
LTC3129	200mA (I_{OUT})、15V同期整流式昇降圧DC/DCコンバータ	$V_{IN} = 2.42V \sim 15V$ 、 $V_{OUT} = 2.5V \sim 14V$ 、 $I_Q = 1.3\mu A$ 、 $I_{SD} = 10nA$ 、QFNおよびMSOPパッケージ
LTC4412	ThinSOT™パッケージの28V低損失PowerPathコントローラ	動作範囲： $3V \sim 36V$ 、 $I_Q = 11\mu A$ 、6ピンThinSOTパッケージ
LTC4417	優先順位付けPowerPathコントローラ	$V_{IN} = 2.5V \sim 36V$ 、逆電圧保護： $-42V$ 、 $I_Q = 28\mu A$ 、 $I_{SD} < 1\mu A$ 、QFNおよびSSOPパッケージ